Anmeld.

(19) BUNDESREPUBLIK DEUTSCHLAND

DEUTSCHES PATENTAMT

(12) **Offenlegungsschrift**

(10) **DE 196 26 103 A 1**

(51) Int. Cl.[6]: G 01 R 31/303

(21) Aktenzeichen: 196 26 103.1
(22) Anmeldetag: 28. 6. 96
(43) Offenlegungstag: 2. 1. 97

DE 196 26 103 A 1

(30) Unionspriorität: (32) (33) (31)

30.06.95 JP 7-165118 24.07.95 JP 7-186973

(71) Anmelder:
NEC Corp., Tokio/Tokyo, JP

(74) Vertreter:
Glawe, Delfs, Moll & Partner, Patentanwälte, 80538 München

(72) Erfinder:
Sanada, Masaru, Tokio/Tokyo, JP

Prüfungsantrag gem. § 44 PatG ist gestellt

(54) Fehlerbeurteilungssystem mit Erfassung von anomalem Strom und V-I-Charakteristika

(57) In einem System zur Beurteilung eines Fehlermodus in einer Halbleitervorrichtung wird zumindest ein spezielles Funktionstestmuster (FTP) erzeugt und an die Halbleitervorrichtung übermittelt. Falls ein anomaler Strom (I_{ddq}) erfaßt wird, werden die V-I-Charakteristika der Halbleitervorrichtung erfaßt und mit V-I-Bezugscharakteristika für einen speziellen Fehlermodus verglichen, wodurch abgeschätzt wird, daß der spezielle Fehlermodus aufgetreten ist.

DE 196 26 103 A 1

Beschreibung

Die Erfindung betrifft ein System zum Beurteilen eines Fehlermodus in einer Halbleitervorrichtung wie einer integrierten CMOS-Vorrichtung.

In einem ersten bekannten System zur Erfassung eines Fehlers bzw. Fehlermodus in einer Halbleitervorrichtung wird ein Elektronenstrahl auf die Vorrichtung eingestrahlt, und als Ergebnis wird ein Potentialplan od. dgl. durch Erfassung von Sekundärelektronen erhalten, die von der Vorrichtung erzeugt werden. Dann wird ein Fehlermodus durch Beobachten der Vorrichtung mit einem optischen Mikroskop, durch Ätzen der Vorrichtung mit einem Laserstrahl oder durch Schneiden der Vorrichtung mit einem fokussierten Ionenstrahl (FIB) erfaßt.

Da jedoch in dem ersten bekannten System die Erfassung eines Fehlermodus durch Verwendung einer physikalischen Analyse durchgeführt wird, wird eine lange Zeit benötigt, um einen Fehlermodus vollständig zu erfassen.

Ein zweites bekanntes System zur Erfassung eines Fehlermodus in einer Halbleitervorrichtung verwendet ein optisches Emissionsmikroskop mit einer Funktion zur Sammlung erfaßten Lichtes (vgl. H. Ishizuka et al, "Study of Failure Analysis using Photoinspection", REAJ 4-th Symposium, Band 13, Nr. 3, Seiten 71-76, November 1991). Dies wird später im Detail erläutert.

Bei dem zweiten bekannten System sind jedoch die erfaßten Fehlermodi beispielsweise auf offene Fehler einer Gateelektrode, einen Leckfehler aufgrund Zerstörung einer Gateoxidschicht und auf einen Kurzschluß zwischen Verbindungen durch einen Leiter mit hohem Widerstand beschränkt. Es ist desweiteren nicht möglich, einen Fehlermodus akkurat abzuschätzen, da das Emissionsspektrum eines Fehlers ähnlich dem Emissionsspektrum eines anderen Fehlers ist. Desweiteren ist es notwendig, einen Fehlerpunkt vor der Analyse durch das optische Emissionsmikroskop zu spezifizieren. Falls sich desweiteren ein Fehlerpunkt unterhalb einer Leitungsschicht befindet, ist es nicht möglich, das von einem solchen Fehlerpunkt erzeugte Licht zu erfassen, da das Licht durch die Leitungsschicht reflektiert wird. Wenn desweiteren ein Leckstrom, der durch den Fehlerpunkt fließt, so groß ist, daß er die Lichtintensität deutlich erhöht, ist es nicht möglich, das optische Emissionsmikroskop normal zu betreiben.

In einem dritten bekannten System zur Erfassung eines Fehlermodus in einer Halbleitervorrichtung wird ein Signalverlauf mittels eines Elektronenstrahls oder eines Laserstrahls oder durch direktes Sondieren mit einer Metallnadel erhalten und mit einem simulierten Signalverlauf verglichen. Falls der Signalverlauf sich von dem simulierten Signalverlauf unterscheidet, wird als Ergebnis eine Logiksimulation durchgeführt, um den Fehlermodus zu erfassen.

Bei dem dritten bekannten System wird jedoch eine lange Zeit zur Erfassung des Fehlermodus benötigt, da eine lange Zeit erforderlich ist, das Resultat der Logiksimulation zu analysieren.

Es ist eine Aufgabe der Erfindung, in einfacher und schneller Weise einen Fehlermodus in einer Halbleitervorrichtung zu beurteilen.

Erfindungsgemäß werden in einem System zur Beurteilung eines Fehlermodus in einer Halbleitervorrichtung Funktionstestmuster erzeugt und an die Halbleitervorrichtung übertragen. Falls ein anomaler Strom erfaßt wird, werden die V-I-Charakteristika der Halbleitervorrichtung erfaßt und dann mit den V-I-Bezugscharakteristika für einen speziellen Fehlermodus verglichen, wodurch beurteilt wird, daß der spezifizierte Fehlermodus aufgetreten ist.

Die vorliegende Erfindung wird im Vergleich mit der bekannten Technik aus der folgenden Beschreibung mit Bezug auf die beigefügten Zeichnungen deutlich. Es zeigen:

Fig. 1 ein Blockdiagramm zur Erläuterung eines bekannten Fehlermoduserfassungsgerätes,

Fig. 2 ein Graph eines Emissionsspektrums, das in dem Gerät der **Fig. 1** erhalten wird,

Fig. 3A ein Schaltungsdiagramm zur Erläuterung einer normalen CMOS-NOR-Schaltung mit zwei Eingängen,

Fig. 3 eine Wahrheitstabelle der Schaltung von **Fig. 3A**,

Fig. 4A ein Schaltungsdiagramm zur Erläuterung einer fehlerhaften CMOS-NOR-Schaltung mit zwei Eingängen,

Fig. 4B eine Wahrheitstabelle der Schaltung der **Fig. 4A**,

Fig. 5 ein Blockdiagramm zur Erläuterung eines Ausführungsbeispiels des erfindungsgemäßen Fehlerbeurteilungsgerätes,

Fig. 6 ein Flußdiagramm zur Erläuterung des Betriebs des Computers der **Fig. 5**,

Fig. 7 ein V_{DD}-Zufuhr-Ruhestromdiagramm zur Erläuterung des Flußdiagramms der **Fig. 6**,

Fig. 8A und 8B Diagramme zur Erläuterung eines Beispiels von V-I-Charakteristika des Schrittes 603 der **Fig. 6**,

Fig. 9A und 9B Parametertabellen der V-I-Charakteristika der **Fig. 8B**,

Fig. 10 ein detailliertes Flußdiagramm des Schrittes 604 der **Fig. 6**,

Fig. 11A, 11B und 11C Beispiele von V-I-Charakteristika zur Erläuterung des Leitungsschichten-Fehlermodus der **Fig. 10**,

Fig. 11D ein Schaltungsdiagramm zur Erläuterung der V-I-Charakteristika der **Fig. 11A**,

Fig. 12A, 12B und 12C Diagramme zur Erläuterung von Beispielen von V-I-Charakteristika zum Erläutern von Querschnittstruktur-Fehlermodi der **Fig. 10**,

Fig. 12D ein Schaltungsdiagramm zur Erläuterung der V-I-Charakteristika der **Fig. 12B**,

Fig. 12E eine Schnittdarstellung zur Erläuterung der V-I-Charakteristika der **Fig. 12B**,

Fig. 13A, 13B und 13C Diagramme zur Erläuterung von Beispielen von V-I-Charakteristika zum Erklären von PN-Übergangs-Fehlermodi der **Fig. 10**,

Fig. 13D ein Schaltungsdiagramm zur Erläuterung der V-I-Charakteristika der **Fig. 13B**,

Fig. 13E eine Schnittdarstellung zum Erläuterung der V-I-Charakteristika der **Fig. 13B**,

Fig. 14A ein Schaltungsdiagramm eines Beispiels der V-I-Charakteristika zum Erläutern eines Fehlermodus einer Simulationsdefektvorrichtung von **Fig. 10**,

Fig. 14B ein Diagramm der V-I-Charakteristika der Schaltung der **Fig. 14A**,

Fig. 15A ein Diagramm eines ersten Beispiels der V-I-Charakteristika im Schritt 608 der **Fig. 6**,

Fig. 15B ein Schaltungsdiagramm zur Erläuterung eines Fehlermodus in einem ersten Beispiel der **Fig. 15A**,

Fig. 16 ein Diagramm eines zweiten Beispiels der V-I-Charakteristika im Schritt 608 der **Fig. 6**,

Fig. 17A, 17B und 17C Zeitablauf-Diagramme zur Erläuterung der Spannung, die der Vorrichtung der **Fig. 5**

angelegt wird,

Fig. 18 ein Diagramm eines dritten Beispiels der V-I-Charakteristika im Schritt 608 der Fig. 6,

Fig. 19 ein Diagramm zur Erläuterung eines vierten Beispiels der V-I-Charakteristika im Schritt 608 der Fig. 6,

Fig. 20A ein Diagramm zur Erläuterung einer Konstanttemperaturkammer zum Einkapseln der Vorrichtung der Fig. 5 zum Erläutern eines fünften Beispiels der V-I-Charakteristika im Schritt 608 der Fig. 6,

Fig. 20B ein Diagramm zur Erläuterung des fünften Beispiels der V-I-Charakteristika im Schritt 608 der Fig. 6,

Fig. 21 ein Schaltungsdiagramm zum Erläutern eines Fehlermodus in dem fünften Beispiel der Fig. 20B,

Fig. 22 ein Diagramm einer Lichtquellenkammer für die Vorrichtung der Fig. 5 zum Erläutern eines sechsten Beispiels der V-I-Charakteristika im Schritt 608 der Fig. 6,

Fig. 23 ein Diagramm eines Ionenimplantationsgerätes für die Vorrichtung der Fig. 5 zum Erläutern eines siebten Beispiels der V-I-Charakteristika im Schritt 608 der Fig. 6 und

Fig. 24 ein Diagramm eines Elektronenstrahlgerätes für die Vorrichtung der Fig. 5 zum Erläutern eines achten Beispiels der V-I-Charakteristika im Schritt 608 der Fig. 6.

Vor der Beschreibung eines bevorzugten Ausführungsbeispiels wird ein bekanntes Fehlerdetektorgerät mit Bezug auf die Fig. 1 und 2 erläutert (vgl. H. Ishizuka et al "Study of Failure Analysis using Photoinspection" REAJ Fourth Symposium, Band 13, Nr. 3, Seiten 71 bis 76, November 1991).

In Fig. 1 enthält ein Dunkelraum 100 eine Karte 1001 für eine zu testende Vorrichtung (DUT), eine CMOS-Halbleitervorrichtung 1002, die auf der DUT-Karte 1001 montiert ist, ein optisches Emissionsmikroskop 1003, einen Bandpaßfilter 1004, eine Schriftverstärkerröhre (fontamplifier tube) 1005, die als Bildverstärker bezeichnet wird, und eine Kamera 1006 mit einer ladungsgekoppelten Vorrichtung (CCD). Eine Konstantspannung wird durch eine Konstantspannungsversorgung 101 der DUT-Karte 1001 zugeführt. Als Ergebnis wird schwaches Licht, das von einem reinen Fehlerpunkt der Halbleitervorrichtung 1002 erzeugt wird, über das optische Emissionsmikroskop 1003 und den Bandpaßfilter 1004 der Schriftverstärkerröhre 1005 zugeführt. Anschließend wird das schwache Licht durch die Schriftverstärkerröhre 1005 verstärkt und einer Bildverarbeitungseinheit 102 zum Analysieren des verstärkten Lichtes zugeführt. Ein durch Analysieren des verstärkten Lichtes erhaltenes Bild, d. h. ein Emissionsspektrum, wird auf einer Anzeigeeinheit 103 angezeigt. In diesem Fall hat das optische Emissionsmikroskop 1003 eine Funktion zum Sammeln erfaßten Lichtes. Auf diese Weise kann ein Fehlermodus durch Beobachten des Emissionsspektrums, das auf der Anzeigeeinheit 103 angezeigt wird, abgeschätzt werden.

Da jedoch bei dem Gerät der Fig. 1 die Wellenlänge des Bandpaßfilters 1004 auf beispielsweise 400 bis 1000 nm beschränkt ist, sind die zu erfassenden Fehlermodi beschränkt auf beispielsweise einen offenen Fehler einer Gateelektrode, einen Leckfehler aufgrund von Zerstörung einer Gateoxidschicht und einen Kurzschluß zwischen Verbindungen eines Leiters mit hohem Widerstand. Desweiteren ist es bei dem Gerät der Fig. 1 nicht möglich, einen Fehlermodus genau abzuschätzen, da das Emissionsspektrum eines Fehlermodus dem Emissionsspektrum eines anderen Fehlermodus gleicht. Wie beispielsweise in Fig. 2 dargestellt ist, ist das Emissionsspektrum eines Gateisolierschichtfehlers, der mit A gekennzeichnet ist, ähnlich zu dem eines Gateelektrodenöffnungsfehlers, der durch B bezeichnet ist. Hinsichtlich der Fluktuation des Emissionsspektrums ist es somit schwierig, einen Fehlermodus von einem anderen Fehlermodus zu unterscheiden.

Es ist weiterhin erforderlich, vor der Analyse durch das optische Emissionsspektrum einen Fehlerpunkt zu spezifizieren. Das bedeutet, daß das Emissionsspektrum des von dem Fehlerpunkt erzeugten Lichtes analysiert wird, nachdem ein Fehlerpunkt spezifiziert ist. Aufgrunddessen benötigt es eine lange Zeit, den Fehlermodus des Fehlerpunktes abzuschätzen.

Falls desweiteren ein Fehlerpunkt unterhalb einer Leitungsschicht liegt, ist es nicht möglich, das von einem solchen Fehlerpunkt erzeugte Licht zu erfassen, da das Licht durch die Leitungsschicht reflektiert wird.

Wenn desweiteren ein Leckstrom, der durch einen Fehlerpunkt fließt, so groß ist, daß er die Lichtintensität deutlich erhöht, ist es nicht möglich, das optische Emissionsmikroskop 1003 normal zu betreiben.

Im Folgenden wird das Prinzip der vorliegenden Erfindung mit Bezug auf die Fig. 3A, 3B, 4A und 4B erläutert.

In Fig. 3A, die eine normale CMOS-NOR-Schaltung mit zwei Eingängen zeigt, sind P-Kanal-MOS-Transistoren Q_{p1} und Q_{p2} in Reihe zwischen einen Versorgungsanschluß V_{DD} und einen Ausgangsanschluß OUT geschaltet, und N-Kanal-MOS-Transistoren Q_{n1} und Q_{n2} sind parallel zwischen den Ausgangsanschluß OUT und einen Masseanschluß GND geschaltet. Die Transistoren Q_{p1} und Q_{n1} sind parallel zwischen den Ausgangsanschluß OUT und einen Masseanschluß GND geschaltet. Die Transistoren Q_{p1} und Q_{n1} werden durch die Spannung an einem Eingangsanschluß IN1 gesteuert, und die Transistoren QP2 und QN2 werden durch die Spannung an einem Eingangsanschluß IN2 gesteuert. Die Wahrheitstabelle der NOR-Schaltung der Fig. 3A ist in Fig. 3B dargestellt.

In Fig. 3A gibt es keinen V_{DD}-Ruhezufuhrstrom I_{ddq}, der vom Versorgungsanschluß V_{DD} zum Masseanschluß GND fließt. Das bedeutet, daß der V_{DD}-Ruheversorgungsstrom I_{ddq} in einem normalen Zustand ist.

In Fig. 4A, die eine fehlerhafte CMOS-NOR-Schaltung mit zwei Eingängen zeigt, sei angenommen, daß das Gate des N-Kanal-Transistors Q_{n2} offen ist, so daß der N-Kanal-Transistor QN2 normalerweise in einem Einschaltzustand ist. Wenn die Spannungen an den Eingangsanschlüssen IN1 und IN2 beide niedrig sind, fließt ein Eindringstrom, das heißt ein großer V_{DD}-Versorgungsruhestrom I_{ddq}. Das bedeutet, daß der V_{DD}-Versorgungsruhestrom I_{ddq} in einem anomalen Zustand ist.

Wenn in Fig. 4A die Spannungen an den Eingangsanschlüssen IN1 und IN2 beide niedrig sind, ergibt sich weiterhin die Spannung V_{out} an dem Ausgangsanschluß OUT zu

$$V_{out} = V_{DD} \cdot (Z_n) / (2 \cdot Z_p + Z_n)$$

wobei Z_p die Impedanz des P-Kanal-Transistors Q_{p2} ist, Z_n die Impedanz jedes N-Kanal-Transistors Q_{n1} und Q_{n2} ist und

V_{th} die logische Schwellspannung eines CMOS-Inverters ist.

Falls $Z_p = Z_n$, dann ist

$V_{out} = (1/3) V_{DD} < V_{th}$.

Aufgrunddessen ergibt sich für die NOR-Schaltung der Fig. 4A die Wahrheitstabelle der Fig. 4B.

Ganz allgemein fließt somit ein anomaler V_{DD}-Versorgungsruhestrom, falls eine Halbleitervorrichtung wie eine CMOS-Vorrichtung einen physikalischen Defekt aufweist (vgl. Sanada "New Application of Laser Beamt to Failure Analysis of LSI with Multi-Metal Layers", Microelektronics and Reliability, Band 33, Nr. 7, Seiten 993—1009, 1993, und M. Sanada, "Evaluation and Detection of CMOS-LSI with abnormal IDDQ", Microelektronics and Reliability, Band 35, Nr. 3, Seiten 619—629, 1995).

In Fig. 5, die ein Ausführungsbeispiel der vorliegenden Erfindung darstellt, bezeichnet die Bezugsziffer 1 eine Halbleitervorrichtung wie eine CMOS-LSI-Schaltungsvorrichtung. Eine Spannung V wird durch eine Spannungserzeugungsschaltung 2 an einen Versorgungsspannungsanschluß V_{DD} der Vorrichtung 1 angelegt, und ein Funktionstestmuster FTP wird durch eine Testmuster-Erzeugungsschaltung 3 an Eingänge der Vorrichtung 1 angelegt.

Die Spannung zwischen dem Versorgungsspannungsanschluß V_{DD} und dem Masseanschluß GND wird durch einen Spannungsdetektor 4 erfaßt. Desweiteren wird ein von dem Versorgungsspannungsanschluß V_{DD} zum Masseanschluß GND fließender Strom durch einen Stromdetektor 5 erfaßt. Eine Spannung V, die von dem Spannungsdetektor 4 erfaßt wurde, und ein Strom I, der durch den Stromdetektor 5 erfaßt wurde, werden einem Computer 6 und einem Kurvenfolger (curve tracer) 7 zum Anzeigen einer V-I-Kurve, die von der Spannung V und dem Strom I abhängt, zugeführt.

Der Computer 6 ist aus einer Zentralverarbeitungseinheit CPU, einem Nur-Lese-Speicher (ROM) einem Freizugriffsspeicher RAM, einer Anzeigeeinheit und dgl. aufgebaut. Der Computer 6 steuert die Spannungserzeugungsschaltung 2 und die Testmuster-Erzeugungsschaltung 3.

Der Betrieb des Computers 6 der Fig. 5 wird im Folgenden mit Bezug auf ein Flußdiagramm, das in Fig. 6 dargestellt ist, erläutert. Es soll festgestellt werden, daß die Testmustererzeugungsschaltung 3 einen ROM zum Speichern von Funktionstestmustern FTP aufweist, die eine Funktion einer Adresse ADD sind. Zunächst erzeugt im Schritt 601 die Testmustererzeugungsschaltung 3 ein spezifisches Funktionstestmuster FTP. Es soll hier festgestellt werden, daß bei Bedarf eine Anzahl spezifischer Funktionstestmuster erzeugt werden kann.

Im Schritt 602 wird festgestellt, ob ein Strom I, der als V_{DD}-Zufuhrruhestrom I_{ddq} bezeichnet wird, extrem groß ist, d. h. anomal ist, oder nicht. Wie konkret in Fig. 7 dargestellt ist, wird festgestellt, ob der Strom I_{ddq} größer ist als ein Bezugsstrom I_R, wenn die Funktionstestmuster FTP der Vorrichtung 1 zugeführt werden. Falls $I_{ddq} > I_R$ ist (anomal), geht als Ergebnis die Steuerung zum Schritt 603 weiter. Anderenfalls geht die Steuerung direkt zum Schritt 609.

Im Schritt 603 werden V-I-Charakteristika erhalten, während das Funktionstestmuster FTP fixiert ist. Das bedeutet, wenn die Spannung V, die dem Versorgungsspannungsanschluß V_{DD} der Vorrichtung 1 zugeführt wird, allmählich ansteigt, kann ein Beispiel der V-I-Charakteristik erhalten werden, wie in Fig. 8A dargestellt ist. Dann werden singuläre Punkte a, b, c und d, die in Fig. 8B dargestellt sind, aus den V-I-Charakteristika extrahiert. Schließlich, wie in den Fig. 9A und 9B dargestellt ist, werden ein Gradientenwert α zwischen den singulären Punkten a und b, ein Gradientenwert ß zwischen den singulären Punkten b und c und ein Gradientenwert y zwischen den singulären Punkten c und d berechnet. Das heißt, die Anzahl der Gradientenwerte ist die Anzahl der singulären Punkte minus 1. Desweiteren ist die Anzahl der singulären Punkte abhängig von den V-I-Charakteristika. Falls jedoch nur ein singulärer Punkt vorhanden ist, wird ein Gradientenwert zwischen diesem singulären Punkt und einem vorgegebenen Punkt auf den V-I-Charakteristika berechnet. In Fig. 8B sind die V-I-Charakteristika beispielsweise durch vier singuläre Punkte a, b, c und d und drei Gradientenwerte α, β, γ wiedergegeben. Als nächstes wird im Schritt 604 ein Fehlermodus durch Vergleichen der singulären Punkte und der Gradientenwerte der V-I-Charakteristika mit singulären Punkten und Gradientenwerten von vorgegebenen Fehlermodi ein Fehlermodus beurteilt. Dies wird später im Detail erläutert.

Im Schritt 605 wird festgestellt, ob ein Fehlermodus im Schritt 604 erfaßt wurde oder nicht. Falls ein Fehlermodus erfaßt wurde, geht die Steuerung weiter zum Schritt 609.

Anderenfalls geht die Steuerung zu den Schritten 606, 607 und 608, die andere Beurteilungen von Fehlermodi durchführen.

Im Schritt 606 wird eine physikalische Umgebung geändert oder beschleunigt. Im Schritt 607 werden V-I-Charakteristika in einer geänderten physikalischen Umgebung in der gleichen Weise wie im Schritt 603 erhalten. Im Schritt 608 wird ein Fehlermodus abgeschätzt. Die Schritte 606, 607 und 608 werden später im Detail erläutert. Dann geht die Steuerung zum Schritt 609.

Dann ist der Ablauf der Fig. 6 durch den Schritt 609 beendet.

Der Fehlerbeurteilungsschritt 604 der Fig. 6 wird im Folgenden mit Bezug auf die Fig. 10 erläutert.

Zunächst wird in einem Schritt 1001 festgestellt, ob ein Leitungsschichtfehler vorhanden ist oder nicht. Für diesen Fall sind eine oder mehrere V-I-Charakteristika, die einen Leitungsschichtfehler zeigen, wie in Fig. 11A, 11B und 11C dargestellt ist, als Datenbank in dem RAM des Computers 6 gespeichert. Es wird dann festgestellt, ob die singulären Punkte, die im Schritt 603 berechnet wurden, nahe an denen für einen Leitungsschichtfehler liegen oder nicht. Nur wenn die singulären Punkte nahe sind, wird festgestellt, ob die im Schritt 603 berechneten Gradientenwerte nahe an den Gradientenwerten liegen, die einen Leitungsschichtfehler anzeigen. Falls die berechneten Gradientenwerte nahe an solchen liegen, die einen Leitungsschichtfehler anzeigen, wird als Ergebnis die Steuerung im Schritt 1002 fortgesetzt, der bestimmt, daß ein Leitungsschichtfehler aufgetreten ist. Anschließend geht die Steuerung über den Schritt 1012 zum Schritt 605 der Fig. 5 zurück. Anderenfalls wird die Steuerung im Schritt 1003 fortgesetzt.

Es soll festgestellt werden, daß ein Leitungsschichtfehler zwangsweise in der Vorrichtung 1 unter Verwendung eines fokussierten Ionenstrahls (FIB) oder eines fokussierten Laserstrahls (FLB) erzeugt werden kann. Wie beispielsweise in Fig. 11D dargestellt ist, wird ein Offenfehler zwangsweise in der Gateelektrode eines P-Kanal-MOS-Transistors Q_p eines CMOS-Inverters erzeugt. Wenn in Fig. 11D eine hohe Eingangsspannung dem CMOS-Inverter angelegt wird, ist der P-Kanal-MOS-Transistor Q_p in dem normalerweise eingeschalteten Zustand, und ein N-Kanal-MOS-Transistor Q_n wird eingeschaltet, so daß ein Eindringstrom durch die

Transistoren Q_p und Q_n fließt. Auch beginnt ein solcher Eindringstrom zu fließen, wenn die Eingangsspannung die Schwellspannung von etwa 1,3 V des N-Kanal-MOS-Transistors Q_n erreicht. Desweiteren ist der Gradientenwert der V-I-Charakteristika von der Summe des Kanalwiderstandes des P-Kanal-MOS-Transistors Q_p und des Kanalwiderstandes des N-Kanal-MOS-Transistors Q_n abhängig. Somit hat ein Öffnungsfehler, der in Fig. 11D dargestellt ist, die in Fig. 11B gezeigte V-I-Charakteristik, bei der zwei singuläre Punkte A und B erzeugt werden und der Gradientenwert dazwischen relativ groß ist.

Im Schritt 1003 wird festgestellt, ob ein Querschnittsstrukturfehler vorhanden ist oder nicht. Für diesen Fall sind eine oder mehr V-I-Charakteristika, die einen Querschnittsstrukturfehler anzeigen, was in Fig. 12A, 12B und 12C dargestellt ist, als eine Datenbank in dem RAM des Computers 6 gespeichert. Es wird dann festgestellt, ob die singulären Punkte, die im Schritt 603 berechnet wurden, nahe an denen für einen Querschnittsstrukturfehler liegen oder nicht. Nur wenn die singulären Punkte naheliegen, wird festgestellt, ob die im Schritt 603 berechneten Gradientenwerte nahe an den Gradientenwerten liegen, die einen Querschnittstrukturfehler zeigen. Falls die berechneten Gradientenwerte nahe an denen liegen, die einen Querschnittsstrukturfehler zeigen, wird als Ergebnis die Steuerung im Schritt 1004 fortgesetzt, der bestimmt, daß ein Querschnittsstrukturfehler aufgetreten ist. Anschließend geht die Steuerung über den Schritt 1012 zurück zum Schritt 605 der Fig. 5. Anderenfalls wird die Steuerung im Schritt 1005 fortgesetzt.

Es soll hier festgestellt werden, daß ein Querschnittsstrukturfehler zwangsweise in der Vorrichtung 1 unter Verwendung von FIB oder FLB erzeugt werden kann. Wie beispielsweise in den Fig. 12D und 12E dargestellt ist, wird ein Kurzschlußfehler zwangsweise in einer Gateisolierschicht eines P-Kanal-MOS-Transistors Q_p eines CMOS-Inverters durch Ausbilden eines Nadellocches darin, wie durch X dargestellt ist, erzeugt. Wenn eine geringe Eingangsspannung dem CMOS-Inverter sowie seinem N-Kanal-MOS-Transistor Q_{n1} zugeführt wird, fließt in Fig. 12D ein Eindringstrom von dem Spannungsversorgungsanschluß V_{DD} über das Nadelloch der Gateisolierschicht des P-Kanal-MOS-Transistors Q_p und das Drain des N-Kanal-MOS-Transistors Q_{n2} zum Bestimmen seiner Eingangsspannung zu seiner Source, d. h. zum Masseanschluß GND. Auch beginnt ein solcher Eindringstrom zu fließen, wenn die Gatespannung des N-Kanal-MOS-Transistors Q_{n2} die Schwellspannung wie etwa 1,3 V des N-Kanal-MOS-Transistors Q_{n2} erreicht. Desweiteren ist der Gradientenwert der V-I-Charakteristika abhängig von der Summe des Widerstands des Nadelloches der Gateisolierschicht des P-Kanal-MOS-Transistors Q_p und des Kanalwiderstandes des N-Kanal-MOS-Transistors Q_{n2}. Somit hat der Kurzschlußfehler, der in Fig. 12D dargestellt ist, die in Fig. 12B dargestellte V-I-Charakteristik, bei der ein singulärer Punkt erzeugt wird und der Gradientenwert relativ groß ist.

Im Schritt 1005 wird festgestellt, ob ein PN-Übergangsfehler vorhanden ist oder nicht. Für diesen Fall sind eine oder mehr V-I-Charakteristika, die einen PN-Übergangsfehler gemäß der Fig. 13A, 13B und 13C wiedergeben, als Datenbank in dem RAM des Computers 6 gespeichert. Es wird dann festgestellt, ob die singulären Punkte, die im Schritt 603 berechnet wurden, nahe an denen für einen PN-übergangsfehler liegen oder nicht. Nur wenn die singulären Punkte naheliegen, wird festgestellt, ob die Gradientenwerte, die im Schritt 603 berechnet wurden, nahe an den Gradientenwerten liegen, die einen PN-Übergangsfehler zeigen. Falls die berechneten Gradientenwerte nahe an denen liegen, die einen PN-übergangsfehler zeigen, wird die Steuerung als Ergebnis im Schritt 1006 fortgesetzt, der bestimmt, daß der PN-Übergangsfehler aufgetaucht ist. Anschließend geht die Steuerung über den Schritt 1012 zurück zum Schritt 605 der Fig. 5. Anderenfalls wird die Steuerung im Schritt 1007 fortgesetzt.

Es soll festgestellt werden, daß ein PN-Übergangsfehler wie ein PN-Übergangskurzschluß und Legierungsnadeln, die durch eine eutektische Reaktion zwischen Silizium und Aluminium auftreten, zwangsweise in der Vorrichtung 1 durch Verwendung von FIB, einem Elektronenstrahl (EB) oder einem Excimerlaser hergestellt werden kann. Zum Beispiel wird, wie in den Fig. 13D und 13E dargestellt ist, ein PN-Übergangsfehler zwangsweise in einem P-Kanal-MOS-Transistor Q_p eines CMOS-Inverters erzeugt. Im einzelnen wird ein PN-Übergang zwischen einem P-Drain des P-Kanal-MOS-Transistors Q_p und einem N-Bett zerstört, wie durch X in Fig. 13E dargestellt ist. Als Ergebnis ist ein geringer Widerstand R1 zwischen dem Drain und der Source des P-Kanal-MOS-Transitors Q_p vorhanden. Wenn in Fig. 13 eine hohe Eingangsspannung dem CMOS-Inverter zugeführt wird, fließt ein Eindringstrom von dem Spannungsversorgungsanschluß V_{DD} über den Widerstand (das N-Bett) und das Drain des N-Kanal-MOS-Transistors Q_n zu seiner Source, das heißt zum Massenanschluß GND. Auch beginnt ein solcher Eindringstrom zu fließen, wenn die Eingangsspannung eine Schwellspannung wie etwa 1,3 V des N-Kanal-MOS-Transistors Q_n erreicht. Desweiteren ist der Gradientenwert der V-I-Charakteristika abhängig von dem Kanalwiderstand des N-Kanal-MOS-Transistors Q_n, Somit hat ein PN-Übergangsfehler, der in Fig. 13D und 13E dargestellt ist, die in Fig. 13B dargestellte Charakteristik, bei der ein singulärer Punkt erzeugt ist und der Gradientenwert sehr groß ist.

Im Schritt 1007 wird festgestellt, ob ein Momentandefekt-Vorrichtungsfehler (actual fault device failure) vorhanden ist oder nicht. Für diesen Fall sind eine oder mehrere V-I-Charakteristika, die einen Momentandefekt-Vorrichtungsfehler anzeigen, als eine Datenbank in dem RAM des Computers 6 gespeichert. Es wird dann festgestellt, ob die im Schritt 603 berechneten singulären Punkte nahe an denen für einen Momentandefektvorrichtungsfehler liegen. Nur wenn die singulären Punkte naheliegen, wird festgestellt, ob die im Schritt 603 berechneten Gradientenwerte nahe an den Gradientenwerten liegen, die einen Momentandefektvorrichtungsfehler anzeigen. Falls die berechneten Gradientenwerte nahe an denen liegen, die einen Momentandefektvorrichtungsfehler anzeigen, geht die Steuerung zum Schritt 1008, der feststellt, daß ein Momentandefektvorrichtungsfehler aufgetreten ist. Anschließend geht die Steuerung über den Schritt 1012 zurück zum Schritt 605 der Fig. 5. Anderenfalls geht die Steuerung weiter zum Schritt 1009.

Um beispielsweise den Widerstand von Source-Drain-Elektroden zu reduzieren, wurde eine Silizidstruktur aus polykristallinem Silizium und einem Refraktormetall wie Pt und Ti für die Source/Drain-Elektroden verwendet. In diesem Fall können die Source/Drain-Elektroden von einer Isolierschicht abgeschält werden und eine Legierungsnadel verursachen, so daß

ein Leckstrom zwischen einem flachen Bereich vom N-Typ (P-Typ) und seinem umgebenden Bett vom P-Typ (N-Typ) fließt und ein Kurzschluß zwischen ihnen auftritt. In diesem Fall fließt ein Eindringstrom durch die Vorrichtung 1.

Im Schritt 1009 wird festgestellt, ob ein Simulationsfehler (simulated failure) vorhanden ist oder nicht. Für diesen Fall sind eine oder mehrere V-I-Charakteristika, die einen Simulationsdefektvorrichtungsschichtfehler anzeigen, als eine Datenbank in dem RAM des Computers 6 gespeichert. Deshalb wird festgestellt, ob die im Schritt 603 berechneten singulären Punkte nahe an denen für einen Simulationsfehler liegen. Nur wenn die singulären Punkte naheliegen wird festgestellt, ob die im Schritt 603 berechneten Gradientenwerte nahe an den Gradientenwerten liegen, die einen Simulationsdefektvorrichtungsfehler anzeigen. Falls die berechneten Gradientenwerte nahe an denen liegen, die einen Simulationsdefektvorrichtungsschichtfehler anzeigen, geht die Steuerung zum Schritt 1010, der bestimmt, daß ein Simulationsdefektvorrichtungsfehler aufgetreten ist. Anschließend geht die Steuerung über den Schritt 1012 zum Schritt 605 der Fig. 5. Andernfalls geht die Steuerung weiter zum Schritt 1011.

Es sei beispielsweise angenommen, daß die Ausgänge der beiden CMOS-Inverter **1401** und **1402** kurzgeschlossen sind, wie in Fig. 14A dargestellt ist. Wenn in diesem Fall der Ausgangspegel des CMOS-Inverters **1401** dem des CMOS-Inverters **1402** entgegengesetzt ist, fließt ein Strom durch sie. Aufgrunddessen beginnt ein Eindringstrom zu fließen, wenn die Spannung V_{DD} die Schwellspannung des P-Kanal-MOS-Transistors oder des N-Kanal-MOS-Transistors erreicht, beispielsweise 1,3 V. Da desweiteren die Impedanz Z_n des N-Kanal-MOS-Transistors normalerweise doppelt so groß ist wie die Impedanz Z_p des P-Kanal-MOS-Transistors, ist der Gradientwert der V-I-Charakteristika etwa $3Z_p$. Auf diese Weise werden die in Fig. 14B dargestellten V-I-Charakteristika, bei denen ein singulärer Punkt erzeugt wird und ein Gradientenwert $3Z_p$ erzeugt wird, als eine Datenbank in dem RAM des Computers 6 gespeichert.

Im Schritt 1011 wird ein Flag FX auf "0" eingestellt, während in dem Schritt 1012 das Flag FX auf "1" eingestellt wird. Somit wird im Schritt 605 der Fig. 6 die Bestimmung eines Fehlermodus durch Feststellung ausgeführt, ob das Flag FX auf "1" oder "0" ist.

Ein erstes Beispiel des Umgebungsänderungs-oder-beschleunigungsschritts 606, des V-I-Charakteristika-Erfassungsschrittes 607 und eines Fehlerbeurteilungsschritts 608 der Fig. 6 wird mit Bezug auf die Fig. 15A und 15B erläutert.

Im Schritt 606 wird eine definierte Spannung dem Spannungsversorgungsanschluß V_{DD} für eine vorgegebene Zeitspanne angelegt. Anschließend, im Schritt 607, werden V-I-Charakteristika in gleicher Weise wie im Schritt 604 erhalten. Dann wird im Schritt 608 festgestellt, ob die singulären Punkte und die Gradientenwerte, die im Schritt 607 berechnet wurden, nahe an speziellen Werten liegen, die die V-I-Charakteristika angeben, wie durch die gestrichelte Linie in Fig. 15A dargestellt ist. Nur wenn die singulären Punkte und die berechneten Gradientenwerte nahe an den speziellen Werten liegen, wird als Ergebnis bestimmt, daß ein spezieller Fehlermodus aufgetreten ist. Dann geht die Steuerung zum Schritt 609 der Fig. 6.

Wie in Fig. 15B dargestellt ist, wo beispielsweise der spezielle Fehler, der in Fig. 15A dargestellt ist, auftreten kann, sind Impedanzelemente Z1 und Z2 parallel zwischen den Versorgungsspannungsanschluß V_{DD} und einen Knoten N geschaltet, und ein Impedanzelement Z ist zwischen den Knoten N und den Masseanschluß GND geschaltet. In Fig. 15B sei angenommen, daß der Knoten N fehlerhaft ist. In diesem Fall fließt zunächst ein Eindringstrom I_1 von dem Spannungsversorgungsanschluß V_{DD} über das Impedanzelement Z_1, den Knoten N und das Impedanzelement Z zum Masseanschluß GND. Nach dem Anlegen der definierten Spannung wird jedoch die Impedanz um den Knoten N herum reduziert, ein Eindringstrom I_2 fließt von dem Spannungsversorgungsanschluß V_{DD} über das Impedanzelement Z2, den Knoten N und das Impedanzelement Z zum Masseanschluß GND. Somit tritt eine Änderung in den V-I-Charakteristika auf, die in Fig. 15A dargestellt ist, die den Eindringstrom, d. h. den V_{DD}-Versorgungsruhestrom I_{ddq}, erhöht.

Ein zweites Beispiel des Umgebungsbeschleunigungsschrittes 606, des V-I-Charakteristika-Detektionsschrittes 607 und des Fehlerbeurteilungsschrittes 608 der Fig. 3 wird im Folgenden mit Bezug auf Fig. 16 erläutert.

Im Schritt 606 wird der Eindringstrom auf einen definierten Wert für eine vorgegebene Zeitspannung gesteuert. Dann werden im Schritt 607 in gleicher Weise wie im Schritt 604 V-I-Charakteristika erhalten. Anschließend wird im Schritt 608 festgestellt, ob die singulären Punkte und die Gradientenwerte, die im Schritt 607 berechnet wurden, nahe an speziellen Werten liegen, die die V-I-Charakteristika angeben, wie durch die gestrichelte Linie in Fig. 16 angegeben ist. Nur wenn die singulären Punkte und die berechneten Gradientenwerte nahe an den speziellen Werten liegen, wird als Ergebnis festgestellt, daß ein spezieller Fehlermodus aufgetreten ist. Anschließend geht die Steuerung zum Schritt 609 der Fig. 6.

Es soll festgestellt werden, daß das zweite Beispiel effektiv ist, da Unterbrechungen aufgrund von Elektromigration, die in schwachen Verbindungen auftreten, und andere Fehlermodi verursacht werden.

Somit tritt in dem zweiten Beispiel eine Änderung der V-I-Charakteristika auf, die in Fig. 16 dargestellt ist, die den Eindringstrom, d. h. den V_{DD}-Versorgungsruhestrom I_{ddq}, erhöht.

Ein drittes Beispiel des Umgebungsbeschleunigungsschrittes 606, des V-I-Charakteristika-Erfassungsschrittes 607 und des Fehlerbeurteilungsschrittes 608 der Fig. 6 wird mit Bezug auf die Fig. 17A, 17B, 17C und 18 erläutert.

Im Schritt 606 steuert der Computer 6 die Spannungserzeugungsschaltung 2 derart, daß eine Pulsspannung, die in Fig. 17A dargestellt ist, einer Spannung V, die in Fig. 17B dargestellt ist, überlagert wird. Als Ergebnis erzeugt die Spannungserzeugungsschaltung 2 eine pulsförmige Spannung, die in Fig. 17C dargestellt ist. Da die Vorwärtsvorspannung eines PN-Übergangs im allgemeinen bei 0,65 bis 0,7 V liegt, ist in diesem Fall die Amplitude der Pulsspannung, die in Fig. 17A dargestellt ist, vorzugsweise geringer als etwa 0,5 V. Im Schritt 607 werden dann VI-Charakteristika in der gleichen Weise wie im Schritt 604 erhalten. Dann wird im Schritt 608 festgestellt, ob die singulären Punkte und die Gradientenwerte, die im Schritt 607 berechnet wurden, nahe an den speziellen Werten liegen, die die V-I-Charakteristika zeigen, wie durch die gestrichelte Linie in Fig. 18 dargestellt ist. Nur wenn die singulären Punkte und die berechneten Gradientenwerte nahe an den speziellen Werten liegen, wird festgestellt, daß ein Spezialfehler-

modus aufgetreten ist. Dann geht die Steuerung zum Schritt 609 der Fig. 6 weiter.

Beispielsweise werden in dem dritten Beispiel die V-I-Charakteristika von der durchgezogenen Linie zu der gestrichelten Linie geändert, wie in Fig. 18 dargestellt ist. Das heißt, Spitzen bei 0,2 V und 1,8 V zeigen, daß ein PN-übergang im Wege des Eindringstroms vorwärts vorgespannt ist.

Dieser vorwärtsgespannte Zustand eines solchen PN-Übergangs bedeutet, daß ein physikalischer Defekt in einem Halbleitersubstrat vorhanden ist oder ein Kurzschluß zwischen einem Bett und einer Verbindung aufgetreten ist. Auf diese Weise tritt eine Änderung in den V-I-Charakteristika auf, wie in Fig. 18 dargestellt ist, die den Eindringstrom, das heißt den V_{DD}-Versorgungsruhestrom I_{ddq}, erhöht.

Ein viertes Beispiel des Umgebungsbeschleunigungsschrittes 606, des V-I-Charakteristika-Detektorschrittes 607 und des Fehlerabschätzschrittes 608 der Fig. 6 wird im Folgenden mit Bezug auf die Fig. 19 erläutert.

In dem Schritt 606 steuert der Computer 6 die Spannungserzeugungsschaltung 2 derart, daß ihre Spannung V umgekehrt wird. Dann werden in dem Schritt 607 die V-I-Charakteristika in derselben Weise wie im Schritt 604 erhalten. Anschließend wird im Schritt 608 festgestellt, ob die Singulärpunkte und die Gradientenwerte, die im Schritt 607 berechnet wurden, nahe an den speziellen Werten liegen, die die V-I-Charakteristika zeigen, die durch die gestrichelte Linie in Fig. 19 dargestellt ist. Nur wenn die singulären Punkte und die berechneten Gradientenwerte nahe an den Spezialwerten liegen, wird festgestellt, daß ein Spezialfehlermodus wie ein Kurzschluß zwischen einem Spannungsversorgungsanschluß V_{DD} und dem Massenanschluß GND oder ein PN-Übergangsdurchbruch aufgetreten sind. Dann geht die Steuerung weiter zum Schritt 609 der Fig. 6.

Es soll festgestellt werden, daß die durchgezogene Linie in Fig. 19 einen normalen Zustand anzeigt.

Auf diese Weise tritt eine Änderung in den V-I-Charakteristika auf, die in Fig. 19 dargestellt ist, die den Eindringstrom, das heißt den V_{DD}-Versorgungsruhestrom I_{ddq} erhöht.

Ein fünftes Beispiel des Umgebungsbeschleunigungsschrittes 606, des V-I-Charakteristika-Detektorschrittes 607 und des Fehlermodus-Beurteilungsschrittes 608 der Fig. 6 wird im Folgenden mit Bezug auf die Fig. 20A, 20B und 21 erläutert.

Wie in Fig. 20A dargestellt ist, wird die Vorrichtung 1 vorher in eine Konstanttemperaturkammer 2001 eingebracht, deren Temperatur durch den Computer 6 gesteuert wird.

Im Schritt 606 steuert der Computer 606 die Temperatur der Konstanttemperaturkammer 2001 derart, daß diese Temperatur nahe an einen vorgegebenen Wert gebracht wird. Anschließend werden im Schritt 607 V-I-Charakteristika in derselben Weise wie im Schritt 604 erhalten. Dann wird im Schritt 608 festgestellt, ob die singulären Punkte und die Gradientenwerte, die im Schritt 607 berechnet wurden, nahe an den speziellen Werten liegen, die die V-I-Charakteristika aufzeigen, die durch die gestrichelte Linie in Fig. 20B angegeben sind. Nur wenn die singulären Punkte und die berechneten Gradientenwerte nahe an den speziellen Werten liegen, wird festgestellt, daß ein Spezialfehlermodus aufgetreten ist. Dann geht die Steuerung weiter zum Schritt 609 der Fig. 6.

Wie in Fig. 20B dargestellt ist, werden somit in dem fünften Beispiel die V-I-Charakteristika von der durchgezogenen Linie zu der gestrichelten Linie geändert, falls ein Öffnungsfehler einer Gateelektrode oder ein PN-übergangsfehler in der Vorrichtung 1 vorhanden ist. Im allgemeinen ist der Widerstand eines Kanals umso größer, je höher die Temperatur der Konstanttemperaturkammer 2001 ist. Desweiteren, desto höher ist die Temperatur der Konstanttemperaturkammer 2001 ist, desto kleiner ist die Schwellspannung. Ein Beispiel dieses Fehlers ist in Fig. 21 dargestellt.

Gemäß Fig. 21 besteht ein CMOS-Inverter aus einem P-Kanal-MOS-Transistor Q_p und einem N-Kanal-MOS-Transistor Q_n, und ein Öffnungsfehler tritt in der Gateelektrode des P-Kanal-MOS-Transistors Q_p auf. Wenn in diesem Fall eine hohe Eingangsspannung dem CMOS-Inverter eingegeben wird, ist der P-Kanal-MOS-Transistor Q_p normalerweise im Einschaltzustand, und der N-Kanal-MOS-Transistor ist eingeschaltet, so daß ein Eindringstrom durch sie fließt. Wenn desweiteren die Temperatur der Konstanttemperatur 2001 erhöht wird, wird der Kanalwiderstand des normalerweise eingeschalteten P-Kanal-MOS-Transistors Q_p erhöht, und die Schwellspannung des N-Kanal-MOS-Transistors Q_n wird vermindert. Als Ergebnis tritt eine Änderung in den V-I-Charakteristika auf, die in Fig. 20B dargestellt sind, die den Eindringstrom, d. h. den V_{DD}-Versorgungsruhestrom I_{ddq}, erhöhen.

Ein sechstes Beispiel des Umgebungsbeschleunigungsschrittes 606, des V-I-Charakteristika-Detektorschrittes 607 und des Fehlermodus-Beurteilungsschrittes 608 der Fig. 6 wird im Folgenden mit Bezug auf die Fig. 22 erläutert.

Wie in Fig. 22 dargestellt ist, wird die Vorrichtung 1 vorher unter eine Lichtquelle 2201 gebracht, die durch den Computer 6 gesteuert wird.

In dem Schritt 606 schaltet der Computer 6 die Lichtquelle 2201 ein. Anschließend werden in dem Schritt 607 die V-I-Charakteristika in derselben Weise wie im Schritt 604 erhalten. Dann wird im Schritt 608 festgestellt, ob die singulären Punkte und die Gradientenwerte, die im Schritt 607 berechnet wurden, nahe an speziellen Werten liegen. Nur falls die singulären Punkte und die berechneten Gradientenwerte nahe an den speziellen Werten liegen wird festgestellt, daß ein Spezialfehlermodus aufgetreten ist. Dann geht die Steuerung zum Schritt 609 der Fig. 6 weiter.

Wenn beispielsweise Licht auf die Vorrichtung 1 eingestrahlt wird, werden Elektronen in der Nähe von PN-Übergängen aktiviert, so daß die Impedanz zwischen dem Spannungsversorgungsanschluß V_{DD} und dem Masseanschluß GND abnimmt und die Schwellspannung der PN-Übergänge abnimmt. Auf diese Weise tritt eine Änderung der V-I-Charakteristika auf, die den Eindringstrom, d. h. den V_{DD}-Versorgungsruhestrom I_{ddq}, erhöht.

Ein siebtes Beispiel des Umgebungsbeschleunigungsschrittes 606, des V-I-Charakteristika-Detektorschrittes 607 und des Fehlermodus-Beurteilungsschrittes 608 der Fig. 6 wird im folgenden mit Bezug auf die Fig. 23 erläutert.

Wie in Fig. 23 dargestellt ist, wird die Vorrichtung 1 vorher in einen Vakuum-Spiegelzylinder 2301 mit einer Ionenquelle 2302 eingebracht, die durch den Computer 6 gesteuert wird.

Im Schritt 606 aktiviert der Computer 6 die Ionenquelle 2302. Dann werden in dem Schritt 607 V-I-Charakteristika in derselben Weise wie im Schritt 604 erhalten. Anschließend wird im Schritt 608 festgestellt, ob die

singulären Punkte und die Gradientenwerte, die im Schritt 607 berechnet wurden, nahe an speziellen Gradientenwerten liegen. Nur wenn die singulären Punkte und die berechneten Gradientenwerte nahe an den speziellen Werten liegen, wird festgestellt, daß ein Spezialfehlermodus aufgetreten ist. Anschließend geht die Steuerung zum Schritt 609 der Fig. 6 weiter.

Wenn beispielsweise Ionen auf die Vorrichtung 1 aus einem CMOS-Inverter, der in Fig. 21 dargestellt ist, eingestrahlt werden, sammeln sich Ionen in der Gateelektrode des P-Kanal-MOS-Transistors Q_p derart, daß der P-Kanal-MOS-Transistor Q_p ausgeschaltet wird, wodurch der Eindringstrom reduziert wird. Auf diese Weise tritt eine Änderung der V-I-Charakteristika auf, die den Eindringstrom, d. h. den V_{DD}-Versorgungsruhestrom I_{ddq}, vermindern.

Ein achtes Beispiel des Umgebungsbeschleunigungsschrittes 606, des V-I-Charakteristika-Detektorschrittes 607 und des Fehlermodus-Beurteilungsschrittes 608 der Fig. 6 wird im Folgenden mit Bezug auf die Fig. 24 erläutert.

Wie in Fig. 24 dargestellt ist, wird die Vorrichtung 1 vorher in einen Vakuum-Spiegelzylinder 2001 mit einer Elektronenkanone 2402 eingebracht, die durch den Computer 6 gesteuert wird.

Im Schritt 606 aktiviert der Computer 6 die Elektronenkanone 2402. Dann werden im Schritt 607 die V-I-Charakteristika in derselben Weise wie im Schritt 604 ermittelt. Dann wird im Schritt 608 festgestellt, ob die singulären Punkte und die Gradientenwerte, die im Schritt 607 berechnet wurden, nahe an speziellen Werten liegen. Nur wenn die singulären Punkte und die berechneten Gradientenwerte nahe an den speziellen Werten liegen, wird festgestellt, daß ein Spezialfehlermodus aufgetreten ist. Dann geht die Steuerung weiter zum Schritt 609 der Fig. 6.

Wenn beispielsweise Elektronen auf die Vorrichtung 1 aus einem CMOS-Inverter, der in Fig. 21 dargestellt ist, eingestrahlt werden, sammeln sich Elektronen in der Gateelektrode des P-Kanal-MOS-Transistors Q_p derart, daß der P-Kanal-MOS-Transistor Q_p eingeschaltet wird, wodurch der Eindringstrom erhöht wird. Andererseits sei angenommen, daß die Gateelektrode des N-Kanal-MOS-Transistors Q_n offen ist. In diesem Fall sammeln sich Elektronen in der Gateelektrode des N-Kanal-MOS-Transistors Q_n derart, daß der N-Kanal-MOS-Transistor Q_n ausgeschaltet wird, wodurch der Eindringstrom reduziert wird. Auf diese Weise tritt eine Änderung in den V-I-Charakteristika auf, die den Eindringstrom, d. h. den V_{DD}-Versorgungsruhestrom I_{ddq}, vermindern oder erhöhen.

Wie vorstehend beschrieben wurde, kann erfindungsgemäß ein Fehlermodus eine Halbleitervorrichtung in einfacher und schneller Weise ohne Zerstörung der Vorrichtung beurteilt werden.

Patentansprüche

1. System zur Erfassung eines Fehlermodus in einer Halbleitervorrichtung (1) mit:
Mitteln (3) zum Erzeugen zumindest eines Funktionstestmusters (FTP) und zum übermitteln des Funktionstestmusters an die Halbleitervorrichtung,
Mitteln (5) zur Erfassung eines anomalen Stromes, der durch die Halbleitervorrichtung fließt,
Mitteln (2, 4, 5, 6) zur Erfassung von V-I-Charakteristika der Halbleitervorrichtung, wenn der anomale Strom durch die Halbleitervorrichtung fließt, und Mitteln zum Vergleichen der V-I-Charakteristika mit V-I-Bezugscharakteristika für einen spezifizierten Fehlermodus zum Abschätzen, daß der spezifizierte Fehlermodus in der Halbleitervorrichtung aufgetreten ist, wenn die V-I-Charakteristika nahe an den V-I-Bezugscharakteristika liegen.

2. System nach Anspruch 1, wobei die Vergleichsmittel singuläre Punkte und Gradientenwerte der V-I-Charakteristika mit den singulären Punkten und Gradientenwerten der V- I-Bezugscharakteristika vergleichen.

3. System nach Anspruch 1, wobei der spezifizierte Fehlermodus auf einem physikalischen Fehler basiert, der zwangsweise in einer Halbleitervorrichtung erzeugt wurde.

4. System nach Anspruch 1, wobei der spezifizierte Fehlermodus ein Leitungsschichtfehler ist.

5. System nach Anspruch 1, wobei der spezifizierte Fehlermodus ein Querschnittsstrukturfehler ist.

6. System nach Anspruch 1, wobei der spezifizierte Fehlermodus ein PN-Übergangsfehler ist.

7. System nach Anspruch 1, wobei der spezifizierte Fehlermodus ein Momentandefekt-Vorrichtungsfehler ist.

8. System nach Anspruch 1, wobei der spezifizierte Fehlermodus ein Simulationsdefektvorrichtungsfehler ist.

9. System nach Anspruch 1, mit weiterhin Mitteln zum Ändern der Umgebung der Halbleitervorrichtung, wobei die Mittel zum Erfassen der V-I-Charakteristika die V-I-Charakteristika erfassen, nach dem die Umgebung der Halbleitervorrichtung geändert wurde.

10. System nach Anspruch 9, wobei die Umgebungsänderungsmittel eine definierte Spannung für eine bestimmte Zeitspanne an die Halbleitervorrichtung anlegen.

11. System nach Anspruch 9, wobei die Umgebungsänderungsmittel einen durch die Halbleitervorrichtung fließenden Strom für eine bestimmte Zeitspannung auf einen definierten Wert steuern.

12. System nach Anspruch 9, wobei die Umgebungsänderungsmittel eine Pulsspannung einer Spannung addieren, die der Halbleitervorrichtung zugeführt wird.

13. System nach Anspruch 9, wobei die Umgebungsänderungsmittel die Polarität einer Spannung invertieren, die der Halbleitervorrichtung zugeführt wird.

14. System nach Anspruch 9, wobei die Umgebungsänderungsmittel die Temperatur der Halbleitervorrichtung ändern.

15. System nach Anspruch 9, wobei die Umgebungsänderungsmittel die Halbleitervorrichtung mit Licht bestrahlen.

16. System nach Anspruch 9, wobei die Umgebungsänderungsmittel die Halbleitervorrichtung mit Ionen bestrahlen.

17. System nach Anspruch 9, wobei die Umgebungsänderungsmittel die Halbleitervorrichtung mit Elektronen bestrahlen.

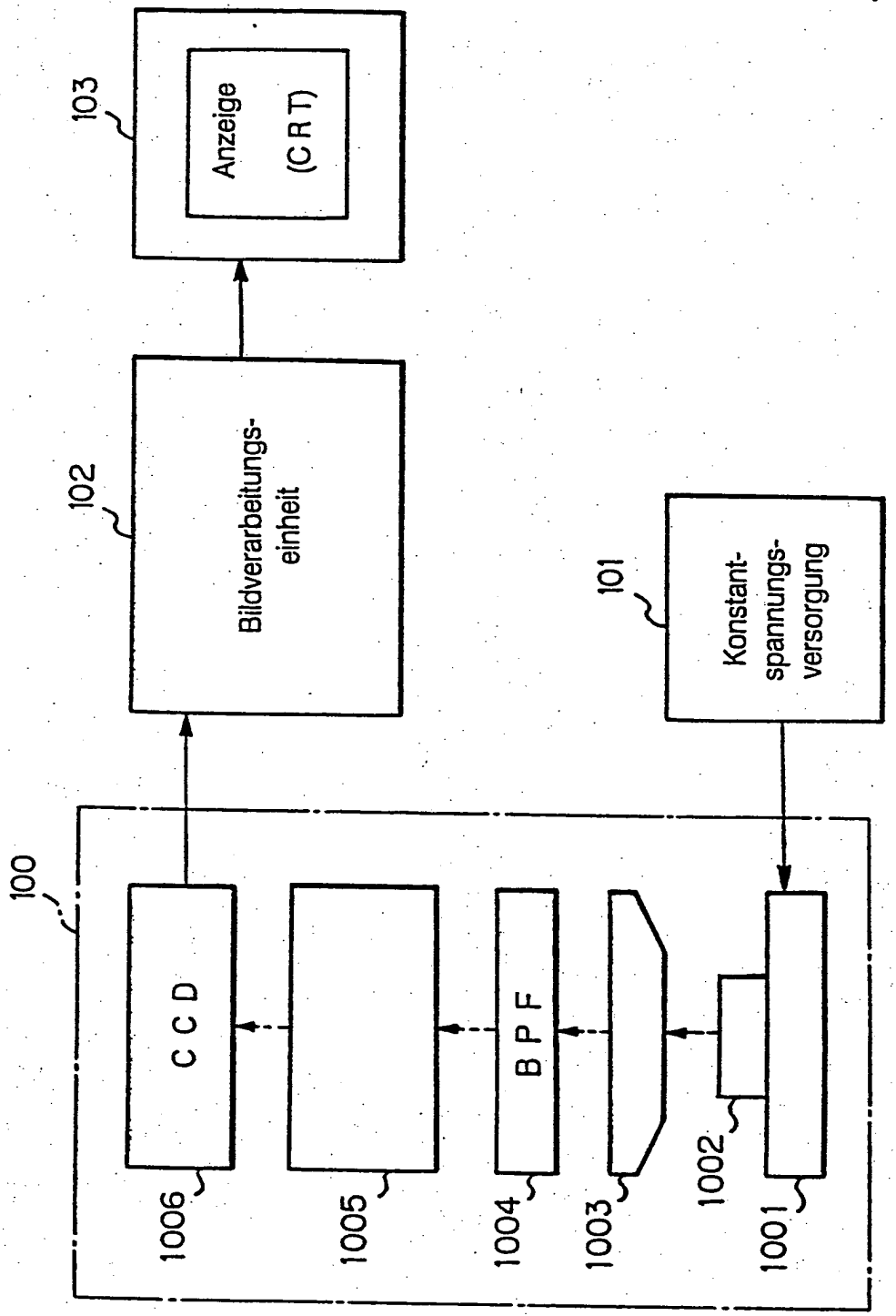
18. System nach Anspruch 1, wobei die Halbleitervorrichtung eine integrierte CMOS-Vorrichtung ist.

Hierzu 23 Seite(n) Zeichnungen

– Leerseite –

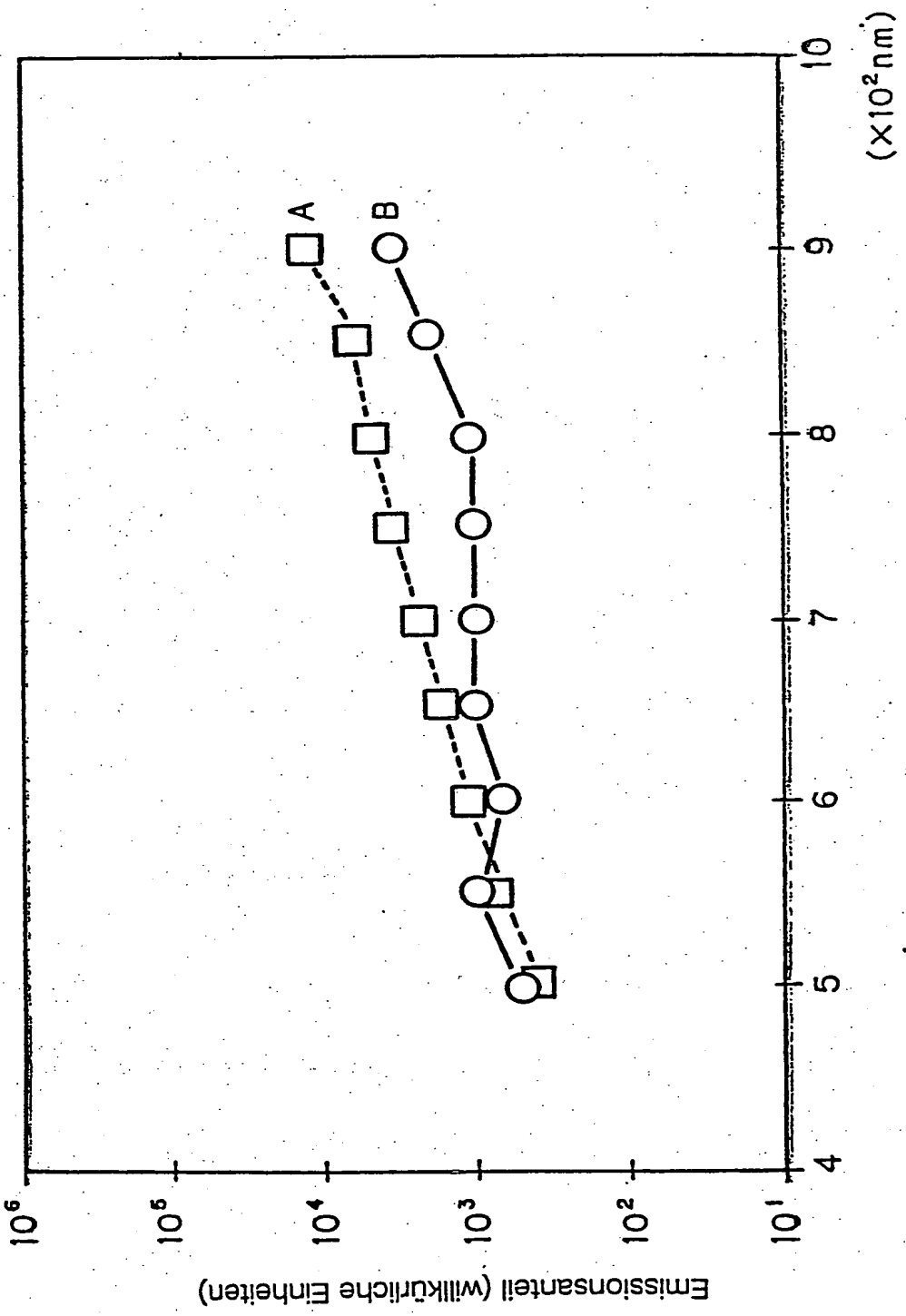
Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 1



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 2



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 3A

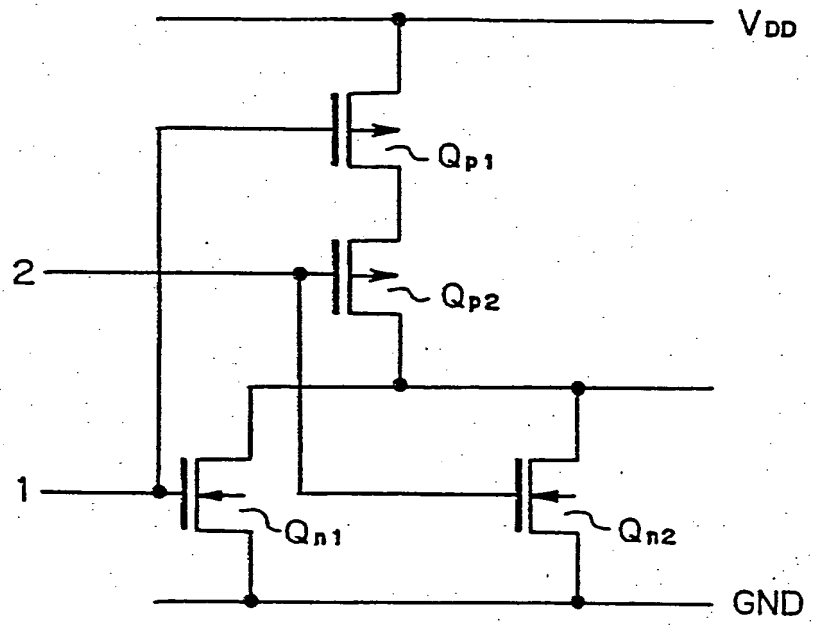


Fig. 3B

1	2	
L	L	H
L	H	L
H	L	L
H	H	L

Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 4A

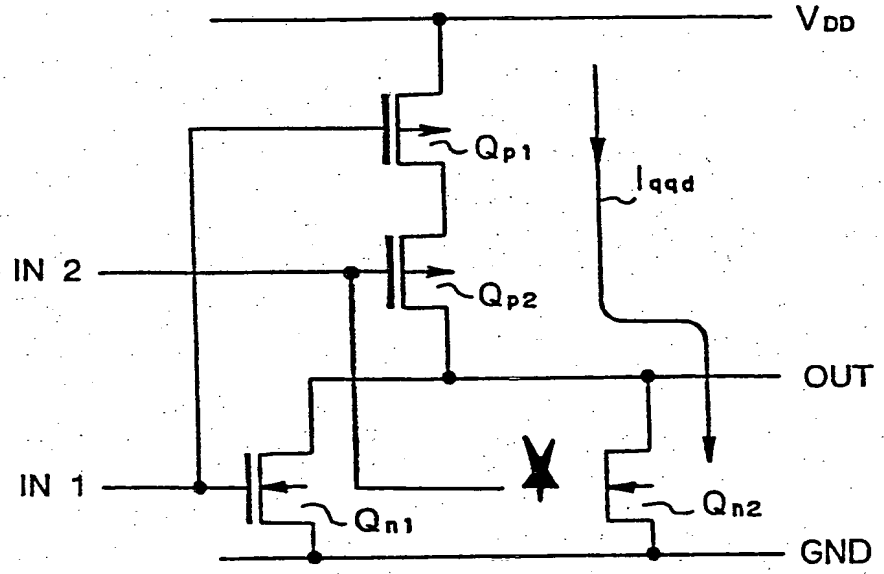
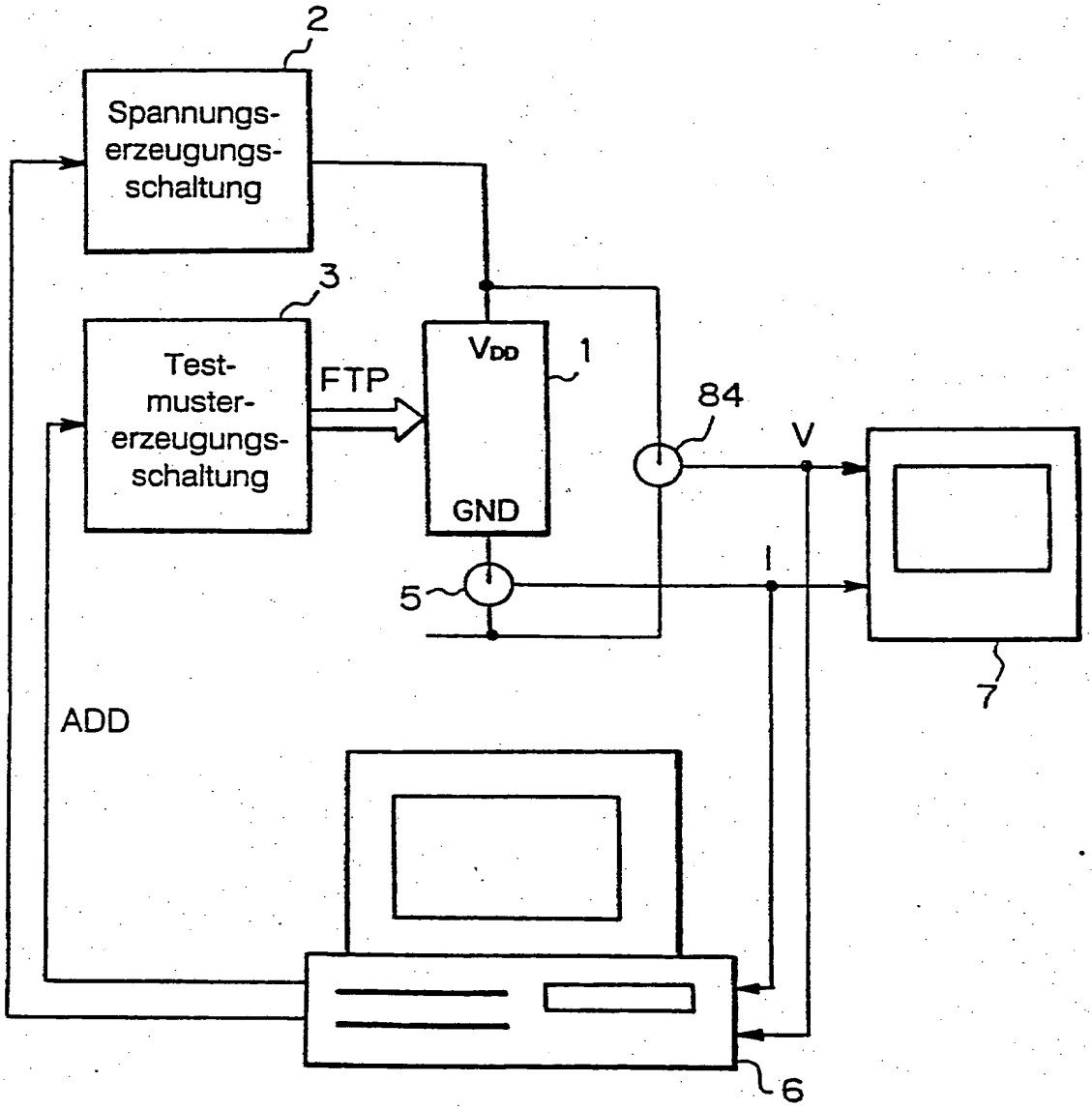


Fig. 4B

IN 1	IN 2	OUT	
L	L	Anomal	($V_{DD}/3$)
L	H	L	
H	L	L	
H	H	L	

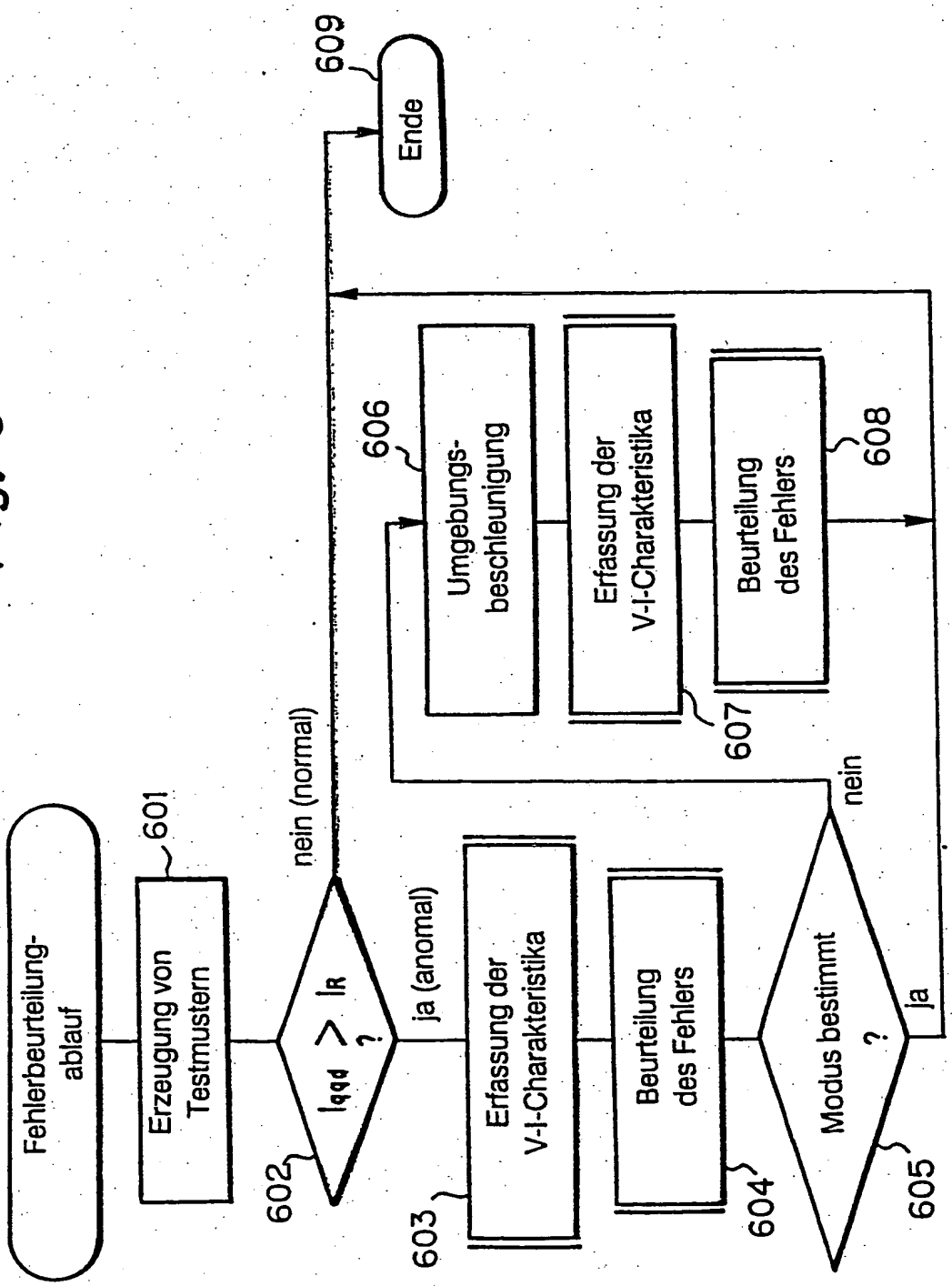
Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 5



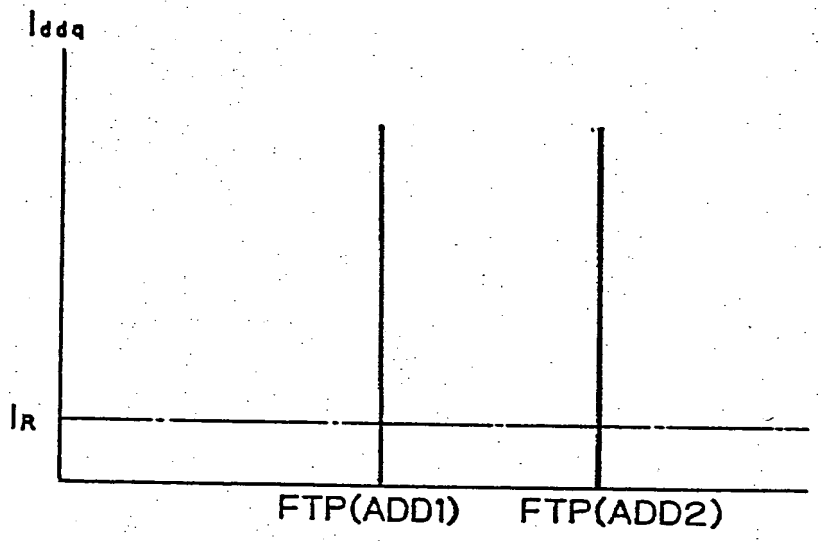
Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 6



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 7



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 8A

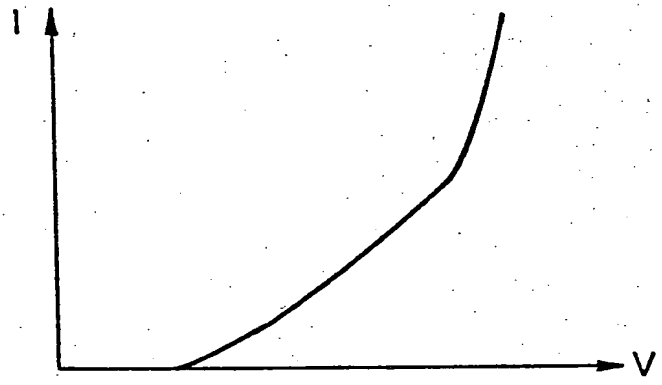
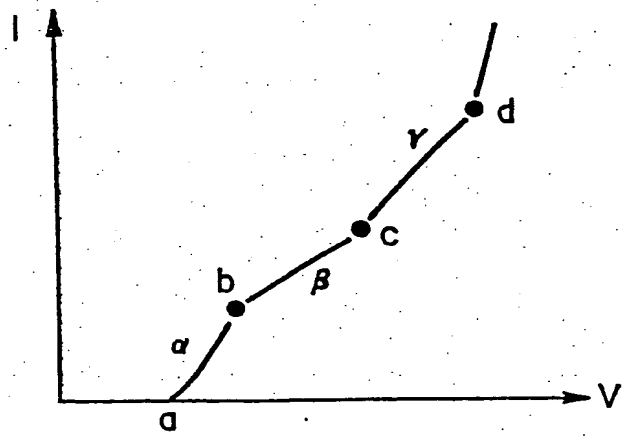


Fig. 8B



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 9A

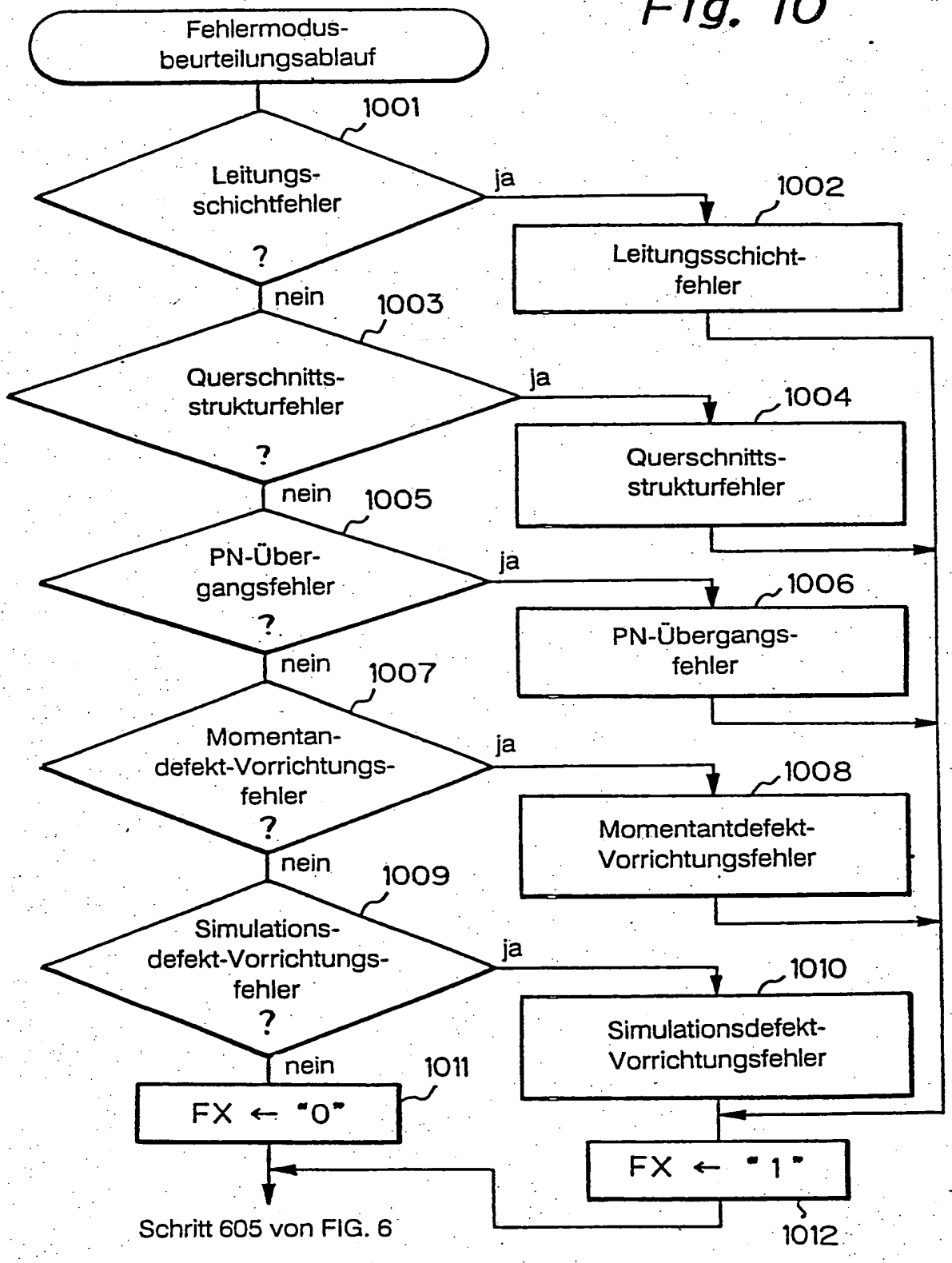
	V	I
a	V_a	$\fallingdotseq 0$
b	V_b	I_b
c	V_c	I_c
d	V_d	I_d

Fig. 9B

	Gradientenwert
α	$I_b / (V_b - V_a)$
β	$(I_c - I_b) / (V_c - V_b)$
γ	$(I_d - I_c) / (V_d - V_c)$

Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 10



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 11C

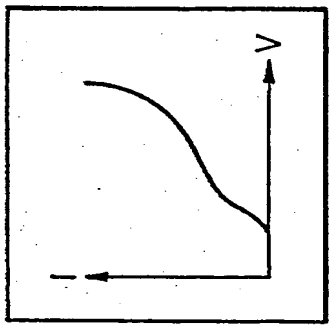


Fig. 11B

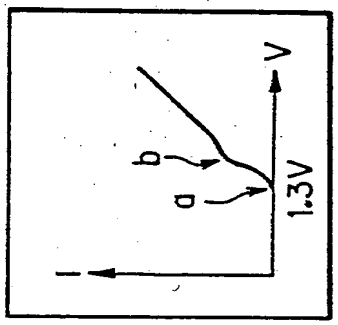


Fig. 11D

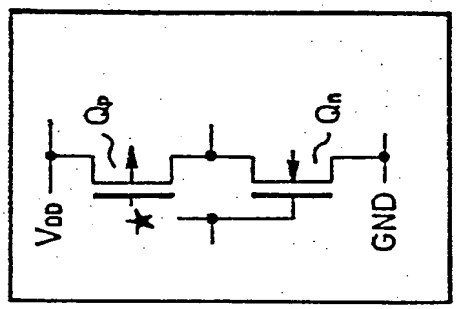
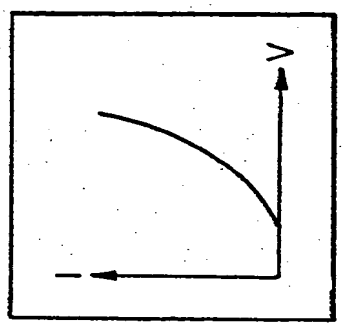


Fig. 11A



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 12A

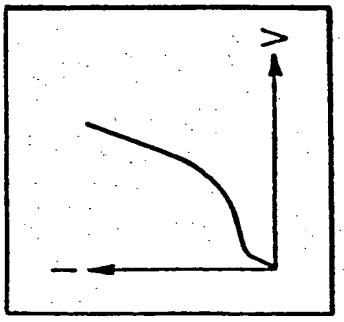


Fig. 12B

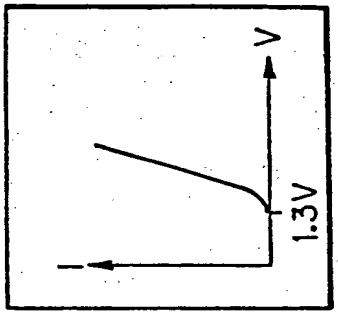


Fig. 12C

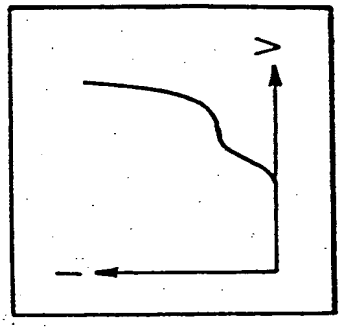


Fig. 12D

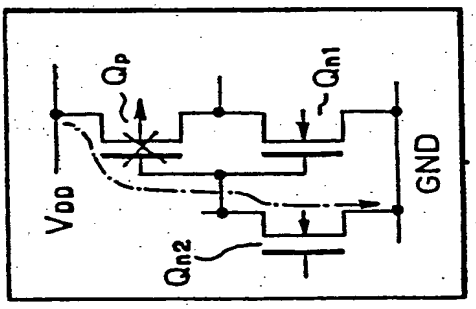
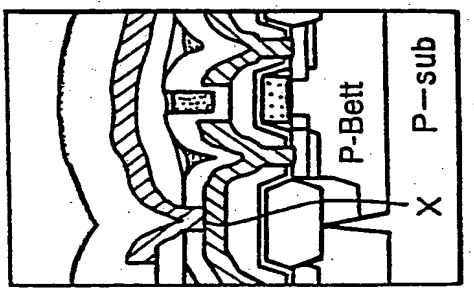


Fig. 12E



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 13A

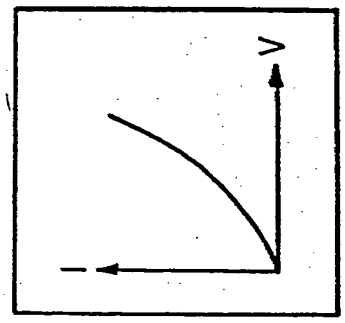


Fig. 13B

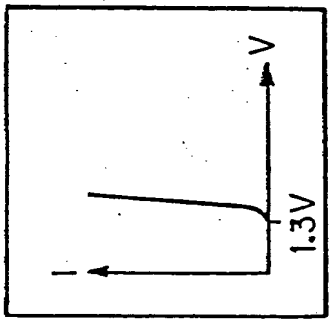


Fig. 13C

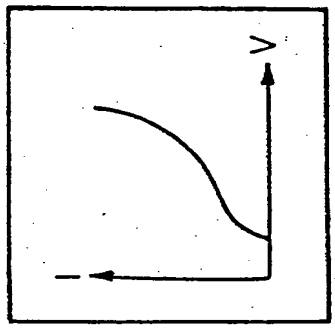


Fig. 13D

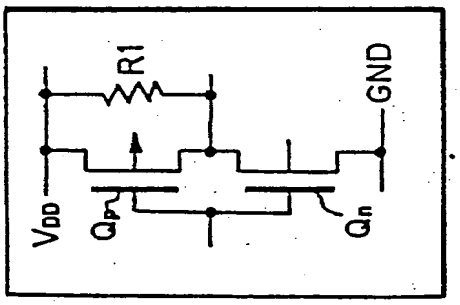
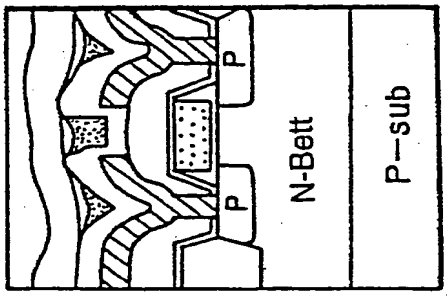


Fig. 13E



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 14A

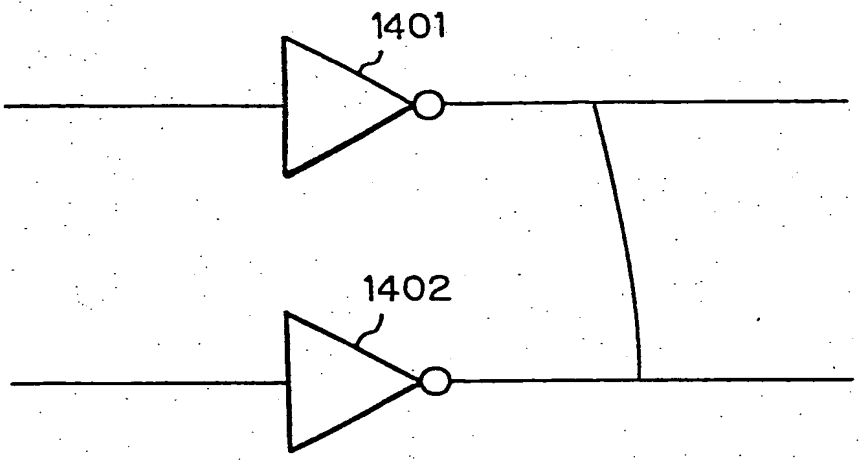
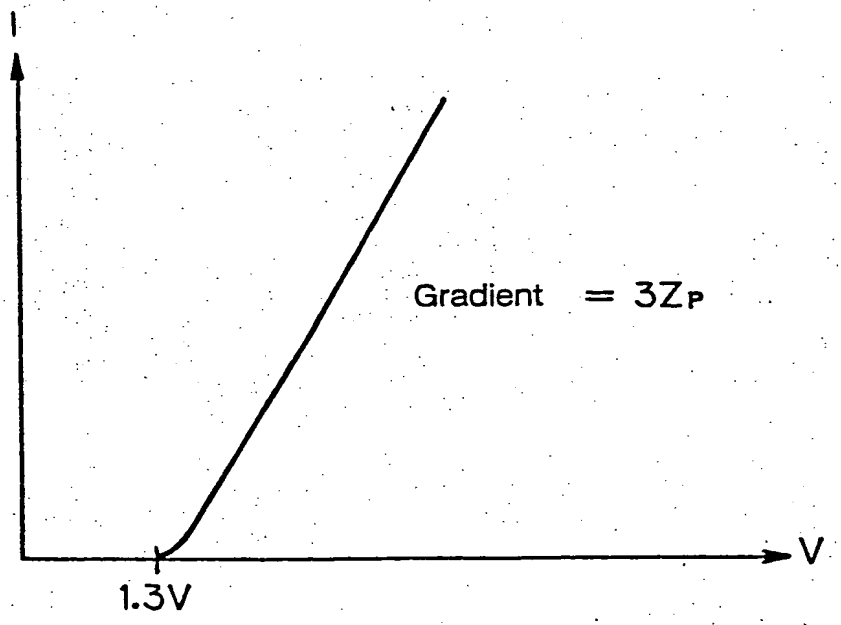


Fig. 14B



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 15A

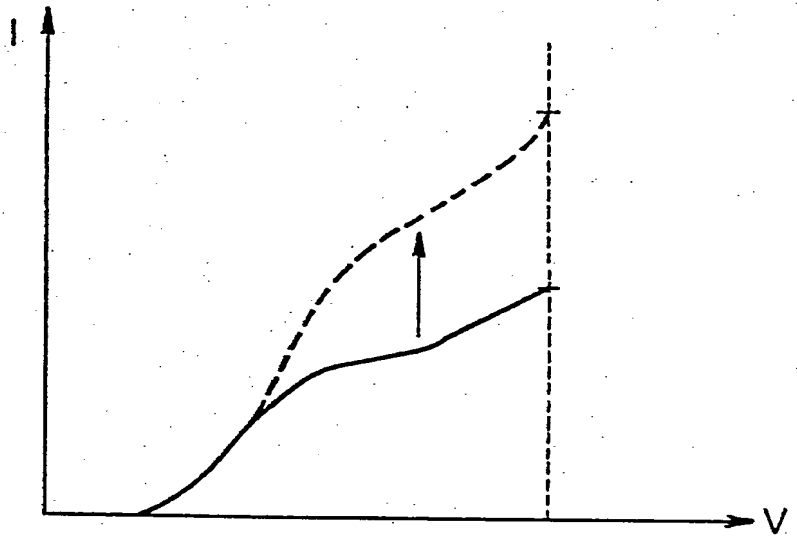
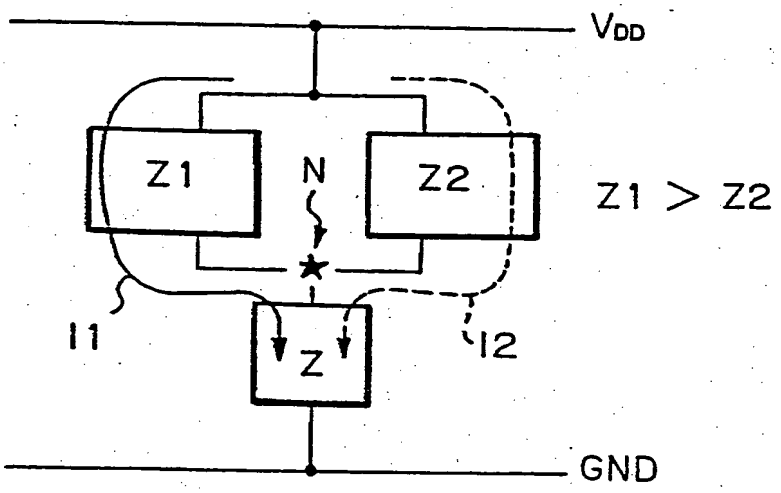
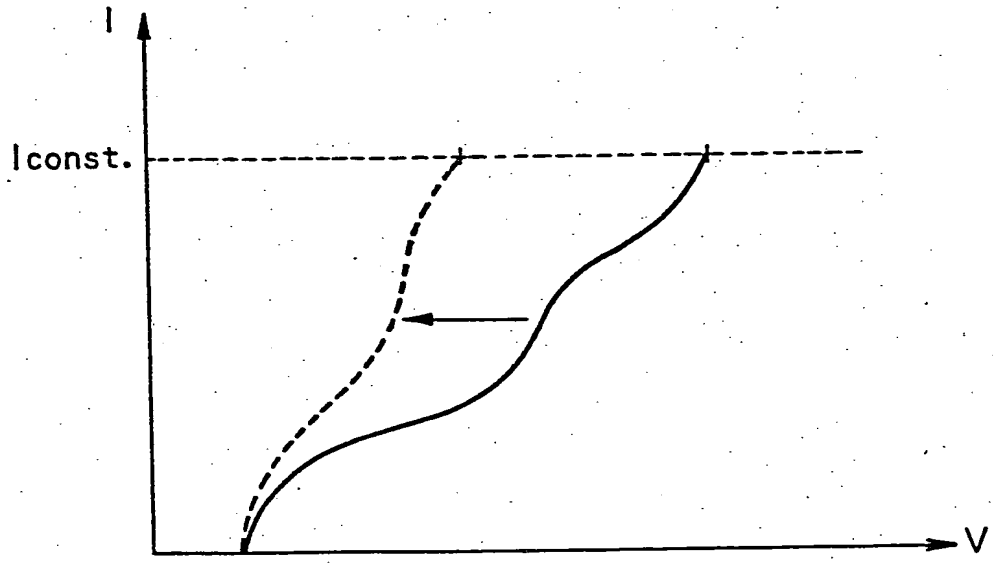


Fig. 15B



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 16



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 17A

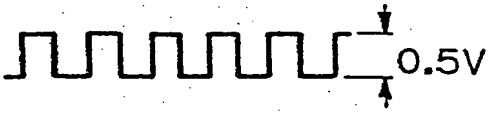


Fig. 17B

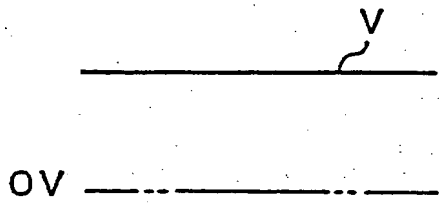


Fig. 17C

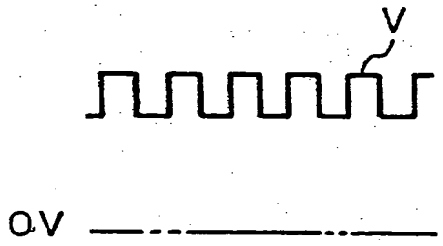
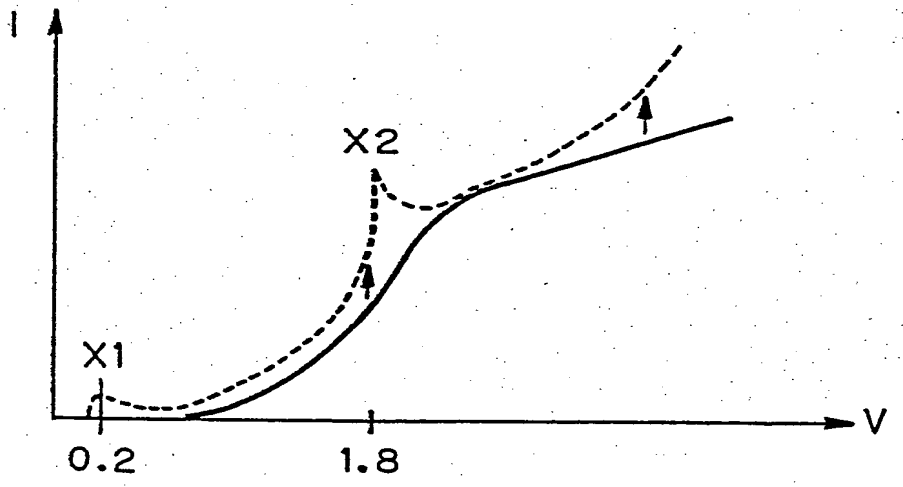
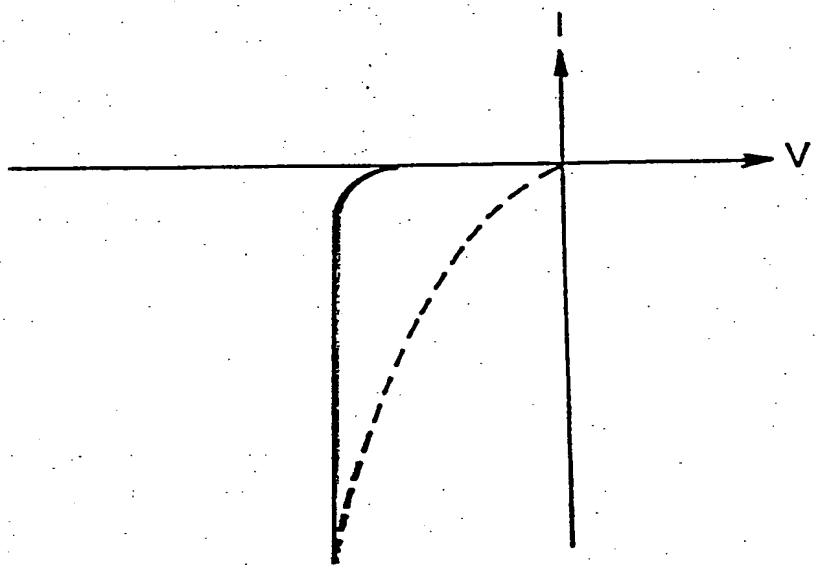


Fig. 18



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 19



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 20A

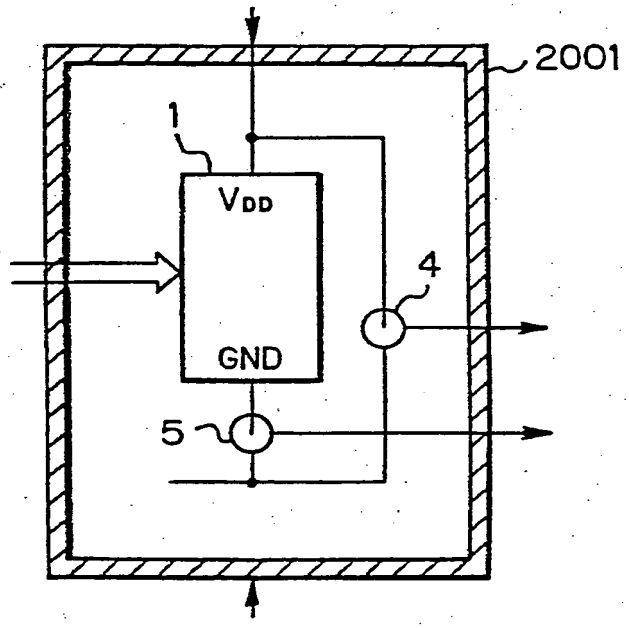
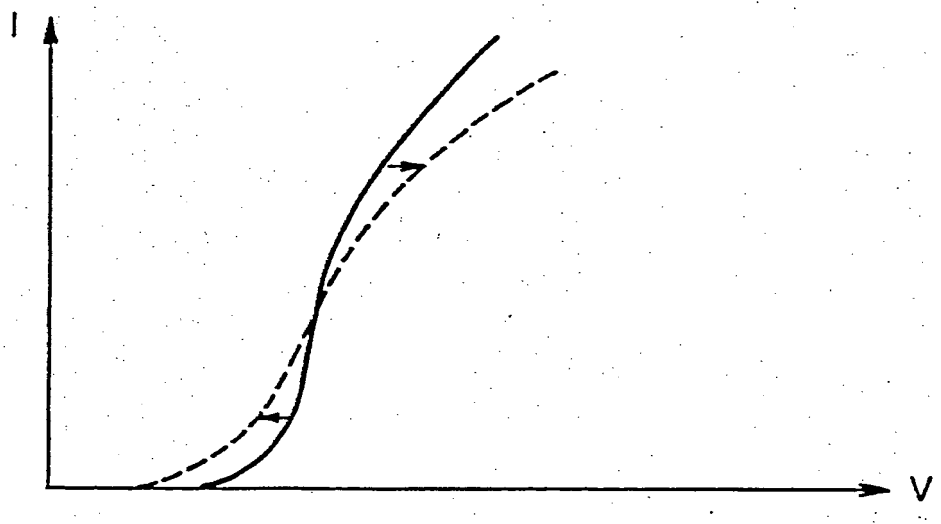
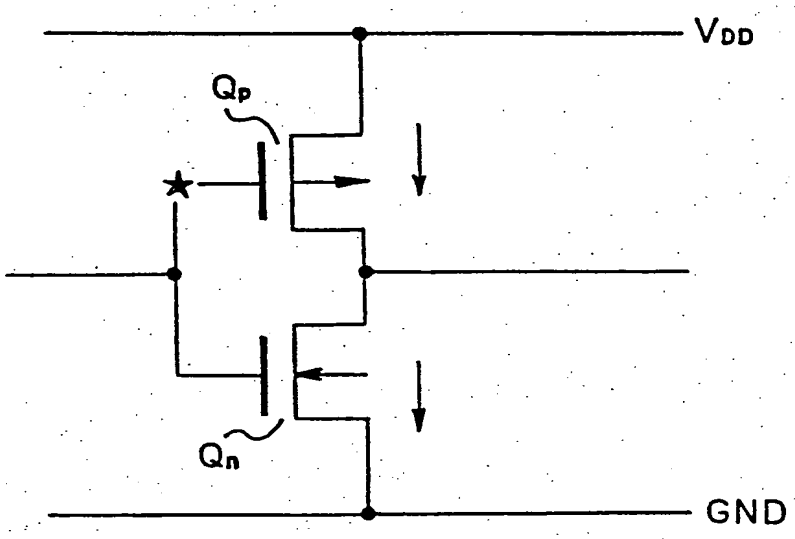


Fig. 20B



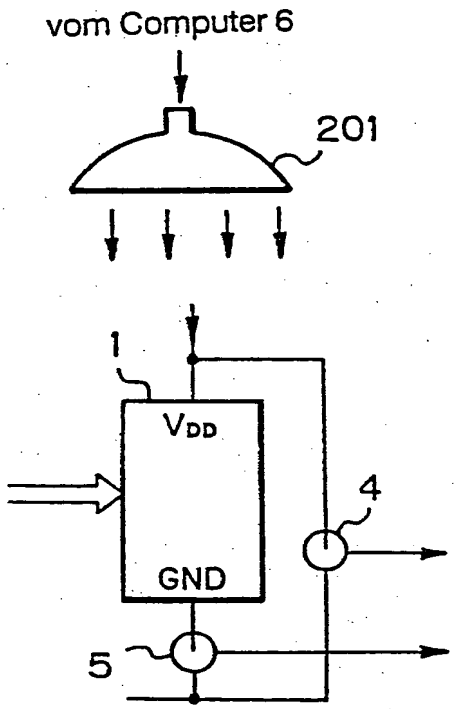
Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 21



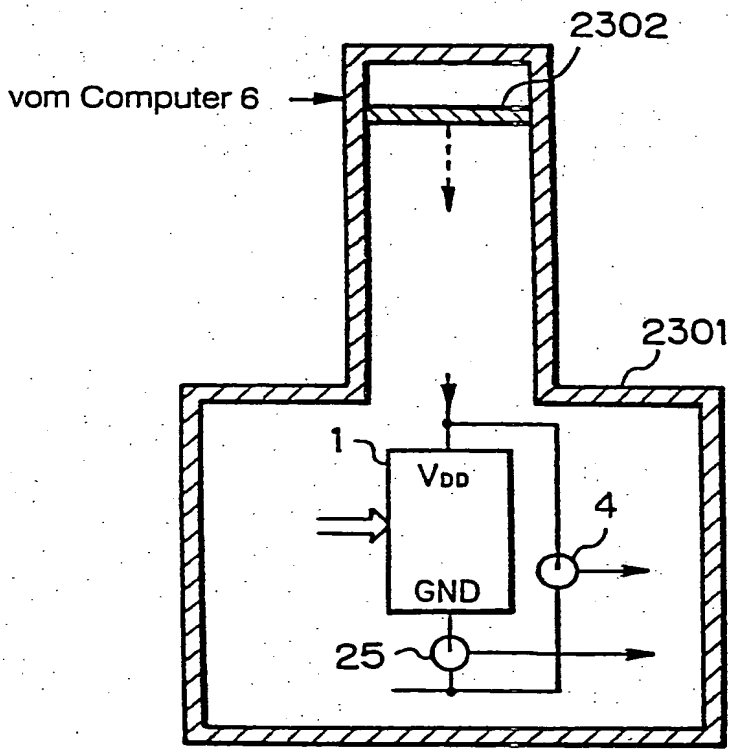
Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 22



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 23



Nummer: DE 196 26 103 A1
Int. Cl.[6]: G 01 R 31/303
Offenlegungstag: 2. Januar 1997

Fig. 24

